

A.2. El transistor bipolar

A.2.1. Introducción

Una vez visto el diodo, el siguiente componente electrónico a estudiar es el transistor. Fue inventado en 1947 por W. H. Brattain y J. Bardeen de los Bell Laboratories. Inicialmente su ganancia se definió como el cociente entre la tensión de salida y la corriente de entrada y por tanto con unidades de resistencia. De ahí que J. R. Pierce también de Bell Laboratories describió el componente como trans resistencia o transistor. La estructura del transistor son tres capas de semiconductor colocadas alternativamente y existirán dos combinaciones posibles: p-n-p y n-p-n. Cada una de las capas lleva un conector, teniendo el transistor por lo tanto tres y su funcionamiento básico es un conector de entrada, uno de salida y un tercero para controlar el paso de corriente. La aplicación básica del transistor es como amplificador y al igual que en el diodo existen muchos tipos especializados de transistor según su aplicación, por ejemplo de potencia, de RF, etc.

A.2.2. Caracterización del transistor bipolar

Como ya hemos dicho la estructura del transistor son tres capas de semiconductor dopado colocadas alternativamente en secuencia n-p-n o p-n-p. El emisor está fuertemente dopado (n^+), la base es estrecha y menos dopada (p) y el colector es el de mayor tamaño (para poder disipar el calor que generan los portadores al perder energía por pasar de la base al colector) y dopado "moderadamente" o poco dopado (n o n^-). El transistor p-n-p es el complementario del n-p-n, pero dado que el n-p-n tiene una mejor respuesta a alta frecuencia es el preferido y por tanto el más utilizado. En la siguiente figura se muestran ambos transistores y su símbolo electrónico.

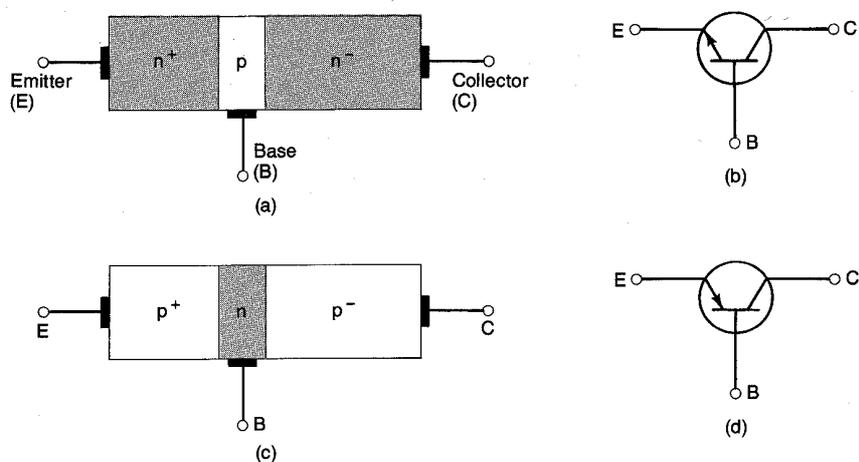


Fig. A.2.1: Transistor BJT (a) NPN y (b) su símbolo y (c) PNP y (d) su símbolo.

Al igual que en el diodo en las uniones p-n se forma una zona de agotamiento que tendrá grosores diferentes según el dopado de cada material. Para utilizar el transistor como amplificador, debemos polarizar la unión base-emisor directamente mientras que la unión base-colector debe estar inversamente polarizada. Bajo esas condiciones, la zona de agotamiento de la unión base-emisor se estrechará mientras que la zona de agotamiento de la unión base colector se ensanchará. Su funcionamiento es el siguiente: inicialmente el emisor inyecta portadores mayoritarios en la base en donde se convierten en portadores minoritarios. Como la base está poco dopada, sólo algunos portadores se recombinan con los pocos portadores de carga contraria presentes en la base y por tanto la corriente de base es muy pequeña. Además debido a su pequeño espesor, muchos portadores son capaces de atravesar la base y pasar al colector donde son arrastrados hasta el contacto eléctrico.

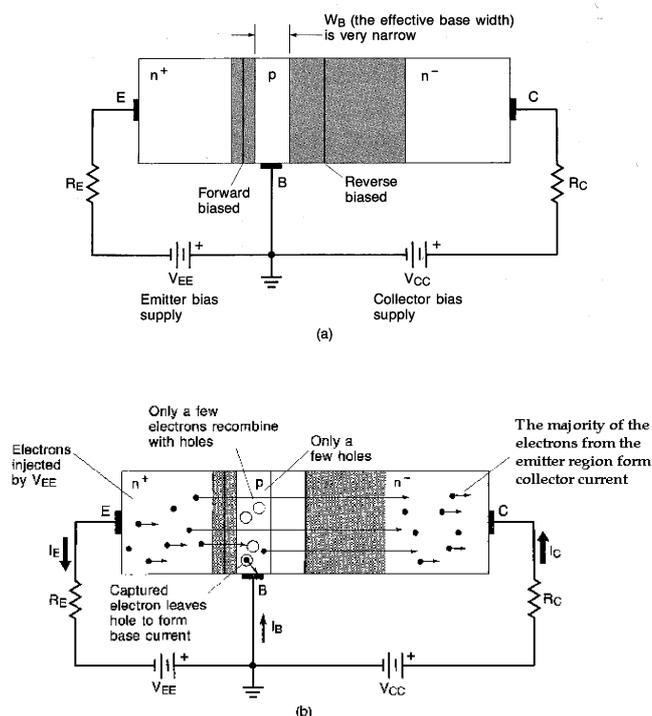


Fig. A.2.2: Funcionamiento básico del transistor BJT (a) polarización de un transistor NPN (obsérvese la anchura efectiva de la base W_B) y (b) movimiento de las cargas (para simplificar únicamente se han representado los portadores mayoritarios).

Se deduce que la corriente del transistor vale:

$$I_E = I_C + I_B \tag{A.2.1}$$

y que se suele aproximar a

$$I_E \approx I_C \tag{A.2.2}$$

La siguiente figura muestra el gradiente de concentración de portadores minoritarios inyectados en la región de base dentro de este modo activo de funcionamiento. La pendiente de dicha concentración de portadores minoritarios inyectados es directamente proporcional a las corrientes de emisor, base y colector. Si se aumenta la polarización directa de la unión emisor-base, también aumenta dicha pendiente con lo que las corrientes de emisor, base y

colector se incrementarán. Lo contrario también es cierto. Si disminuye la polarización directa, disminuye la pendiente y las tres corrientes disminuirán. En la práctica, tanto la corriente de base como la de emisor se utilizan para controlar la corriente de colector.

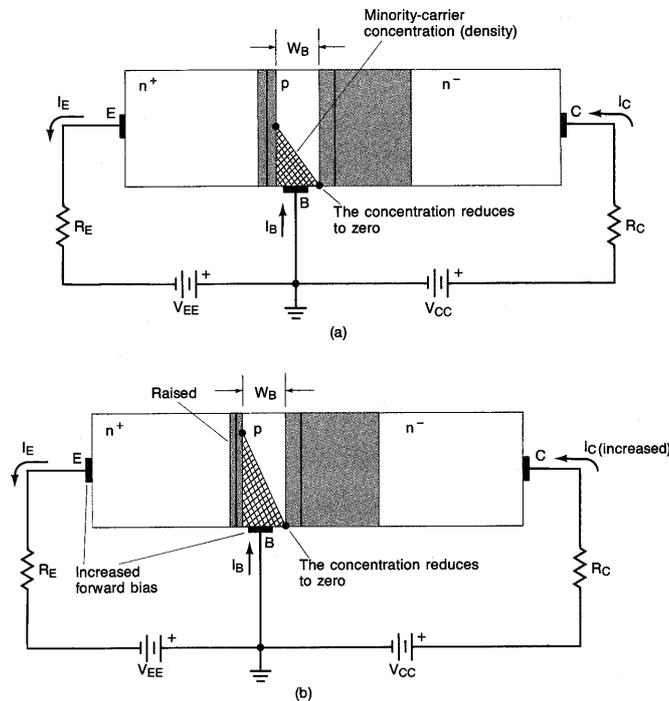


Fig. A.2.3: Gradiente de concentración de portadores minoritarios en la región de base (a) Concentración para una polarización directa emisor-base dada. (b) Incremento de la pendiente del gradiente de dicha concentración al aumentar la polarización directa emisor-base.

Existirán tres posibles configuraciones: base común, emisor común y colector común. En cada una de ellas se conecta el conector en cuestión generalmente a un punto de masa de alterna, aunque la forma más sencilla para reconocer las tres configuraciones es determinar por qué conector entra la señal y por qué conector sale. En la configuración base común la entrada es el emisor y la salida el colector, en la emisor común la entrada es la base y la salida el colector y en la colector común la entrada es la base y la salida el emisor. Se define la ganancia de corriente entre entrada y salida para las configuraciones base común y emisor común y vale:

$$\text{Ganancia en emisor común: } h_{FE} \approx \beta_{DC} = \frac{I_C}{I_B} \quad (\text{A.2.3})$$

$$\text{Ganancia en base común: } h_{FB} \approx \alpha_{DC} = \frac{I_C}{I_E} \quad (\text{A.2.4})$$

La ganancia en corriente β_{DC} también se llama h_{FE} ya que ésta corresponde aproximadamente a la ganancia en corriente directa que se obtiene del modelo en parámetros h del transistor. El caso de la configuración en base común es similar. β_{DC} suele tomar valores entre 10 y 200 mientras que α_{DC} suele tener un valor cercano a 1.

Se puede deducir una relación entre ambas ganancias teniendo en cuenta sus definiciones y la relación entre corrientes del transistor. La corriente de colector vale:

$$I_C = I_E - I_B \tag{A.2.5}$$

dividiendo ambas partes por I_C ,

$$1 = \frac{I_E}{I_C} - \frac{I_B}{I_C} = \frac{1}{\frac{I_C}{I_E}} - \frac{1}{\frac{I_C}{I_B}} \tag{A.2.6}$$

y según las definiciones de las ganancias,

$$1 = \frac{1}{\alpha_{DC}} - \frac{1}{\beta_{DC}} \tag{A.2.7}$$

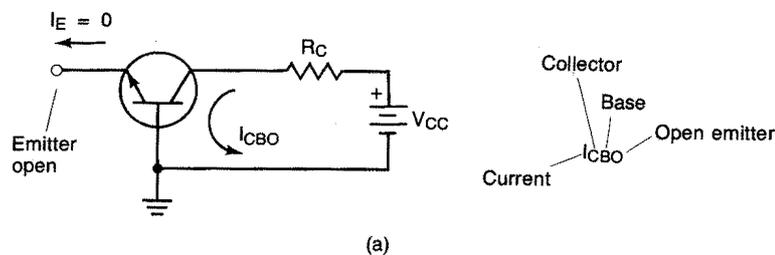
y de aquí se pueden deducir ambas relaciones entre ganancias,

$$\alpha_{DC} = \frac{\beta_{DC}}{\beta_{DC} + 1} \tag{A.2.8}$$

$$\beta_{DC} = \frac{\alpha_{DC}}{1 - \alpha_{DC}} \tag{A.2.9}$$

Como, en el modo activo de operación, la unión colector-base está inversamente polarizada tendrá también las mismas corrientes de pérdidas de las que se habló en el caso de un diodo de unión inversamente polarizado. En la siguiente figura en (b) se muestran todas las componentes de corriente en un transistor npn en configuración de base común. La corriente que circula de colector a base si el emisor no está conectado se llama I_{CBO} (obsérvense los subíndices). Esta da como resultado una expresión más precisa para la corriente de colector en una configuración base común.

$$I_C = \alpha_{DC} I_E + I_{CBO} \tag{A.2.10}$$



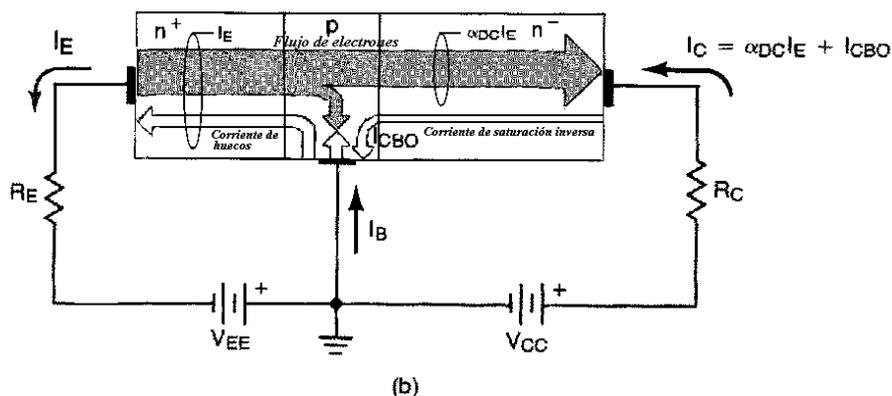


Fig. A.2.4: Diagrama de corrientes en un transistor NPN en configuración base común incluyendo la corriente de pérdidas I_{CBO} .

En una configuración en emisor común también podemos tener en cuenta esta corriente de pérdidas, siendo entonces la relación entre corrientes:

$$I_C = \alpha_{DC} (I_C + I_B) + I_{CBO} \quad (A.2.11)$$

Donde resolviendo para I_C tenemos,

$$I_C = \frac{\alpha_{DC}}{1 - \alpha_{DC}} I_B + \frac{1}{1 - \alpha_{DC}} I_{CBO} \quad (A.2.12)$$

lo que equivale a

$$I_C = \beta_{DC} I_B + (\beta_{DC} + 1) I_{CBO} \quad (A.2.13)$$

Se suele definir la corriente de pérdidas de colector a emisor con la base en circuito abierto como I_{CEO} y de la expresión anterior se deduce que vale,

$$I_{CEO} = (\beta_{DC} + 1) I_{CBO} \quad (A.2.14)$$

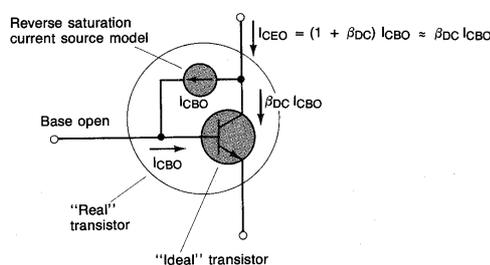


Fig. A.2.5: Diagrama de la corriente de pérdidas I_{CEO} y su relación con I_{CBO} .

Ambas corrientes de pérdidas son muy poco deseables ya que dependen fuertemente de la temperatura y por tanto afectan al funcionamiento y al punto Q del transistor según la temperatura. En pequeña señal pueden producir distorsión de la salida al cambiar el punto Q de posición y en gran señal pueden producir una deriva térmica destructiva que ocasiona la destrucción de los transistores de potencia.

A.2.2.1. Efectos de la temperatura en el transistor

Todos los parámetros del transistor se ven afectados por la temperatura y es muy importante tener todas estas variaciones en cuenta durante el diseño. Las corrientes de pérdidas I_{CBO} e I_{CEO} aumentan con la temperatura. Las ganancias β_{DC} y α_{DC} también aumentan con la temperatura, mientras que la tensión de polarización directa de la unión base-emisor para una determinada corriente de colector disminuye con la temperatura. El coeficiente de temperatura de la unión base-emisor es igual al de cualquier otra unión p-n polarizada directamente. Así, la tensión de polarización directa de la unión base-emisor para una determinada corriente de colector disminuye 2,2 mV por cada grado de incremento de la temperatura. La variación de la corriente de pérdidas de colector varía de forma parecida a la corriente inversa del diodo, doblándose cada 8° de aumento de la temperatura. Su expresión es:

$$I_{CBO}(T) = I_{CBO}(25^\circ C) 2^{\frac{T-25}{8}} \quad (A.2.15)$$

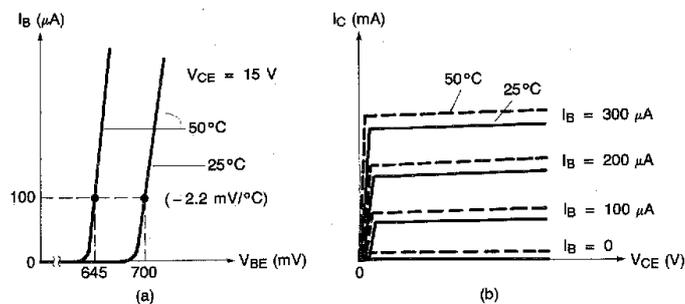


Fig. A.2.6: Efectos de la temperatura en diferentes curvas del transistor en emisor común. (a) caída de tensión en el diodo base-emisor en función de la corriente de base; (b) corriente de colector.

A parte de la variación con la temperatura hay que tener en cuenta las amplias tolerancias que sufren los transistores bipolares. Así, aunque durante años los fabricantes han desarrollado su proceso de fabricación para proporcionarnos una gran variedad de componentes de estado sólido eficaces nos encontramos que la mayor parte de dichos componentes poseen una amplia variación en sus distintos parámetros. Durante el proceso de fabricación es inevitable que se produzcan variaciones en el valor de β_{DC} incluso dentro de un mismo lote de producción. Por tanto, dos transistores fabricados al mismo tiempo tendrán diferentes valores de β_{DC} para un mismo nivel de corriente. Por ejemplo, el 2N4124 es un transistor BJT npn ampliamente utilizado. Para una corriente de colector de 2 mA, el valor mínimo de β_{DC} es 120 y el máximo 360. Esto significa que si se utiliza un 2N4124 en un circuito amplificador con I_c de 2mA la ganancia en corriente estará entre 120 y 360, es decir, tendrá una tolerancia de 3:1. Dicha tolerancia puede desplazar nuestro punto Q si nuestra circuitería no incorpora algún método para compensarlo. Aunque la variación de 3:1 de h_{FE} puede parecer bastante grande, algún BJT puede tener tolerancias de 5:1 o incluso mayores.

El problema de la dependencia del punto Q con respecto a las variaciones de β_{DC} se puede solventar diseñando un circuito de polarización que conduzca a unas variaciones aceptables del punto Q en un determinado rango de valores de β_{DC} (entre $\beta_{DC(\min)}$ y $\beta_{DC(\max)}$).

A.2.2.2. Tensiones de ruptura del transistor bipolar

El transistor bipolar de unión sólo puede soportar unos determinados niveles de tensión por encima de los cuales, se destruye. Los mecanismos de ruptura más habituales se producen en la unión inversamente polarizada entre base y colector y son la ruptura por avalancha y la ruptura por atravesamiento. La ruptura por avalancha se produce siguiendo el mismo mecanismo de avalancha explicado para los diodos. Si se produce, la corriente I_C crece mucho y si no está limitada, el transistor se destruirá o en el mejor de los casos dejará de funcionar correctamente. La ruptura por atravesamiento se produce cuando se tocan las zonas de agotamiento de la unión base-colector y la unión base-emisor. Esto puede ocurrir, ya que conforme aumenta la tensión inversa aplicada a la unión base-colector, aumenta la zona de agotamiento de dicha unión. Como generalmente las bases son muy estrechas para poder conseguir una alta ganancia (β_{DC}) entonces para tensiones demasiado elevadas se tocarán las zonas de agotamiento. Cuando esto ocurre el transistor se convierte en un conductor de muy baja resistencia y la corriente deja de estar limitada por lo que generalmente el transistor se destruirá.

La tensión máxima que soporta el transistor se denomina BV_{CBO} o V_{CBO} . Esta corresponde a la tensión de ruptura de la unión colector-base con el emisor en abierto. También se define otra tensión de ruptura llamada BV_{CEO} o V_{CEO} , que corresponde a la tensión de ruptura de la misma unión pero ahora con la base en abierto. En este caso el proceso de ruptura es algo diferente. Si el terminal de base se deja en abierto, si por ejemplo nos centramos en el caso de un transistor npn, no habrá un aporte de huecos desde la base que compense la recombinación de huecos con electrones procedentes de emisor. La única fuente de huecos será la propia corriente de pérdidas de la unión colectora que hará el papel en este caso de la corriente de base. Debido a la acción transistor, la corriente de emisor será mayor que la "corriente de base" (corriente de pérdidas de la unión colectora) en un factor β_{DC} y como la base está en abierto ($I_B = 0$), la corriente de colector se incrementará en esa misma cantidad. Por otra parte, para tensiones inferiores al valor de BV_{CBO} , el efecto avalancha o de ionización por impacto ya ocurre pero en una relación que viene dada por un factor multiplicativo M , el cual alejados de BV_{CBO} es relativamente pequeño. Como la corriente de pérdidas atraviesa la unión colectora se verá afectada por dicho factor multiplicativo, siendo multiplicado su valor por M . Esto proporcionará más huecos a la región de base con el consiguiente incremento de las corrientes de colector y emisor que serán β_{DC} veces la nueva corriente de pérdidas. Se tiene un sistema con realimentación positiva. Cuando la tensión de colector se incrementa nos vamos aproximando a BV_{CBO} con lo que aumenta el valor de M llegando un momento en que la corriente de colector se incrementa sin límite a pesar de no haber alcanzado todavía BV_{CBO} . Dicha tensión es BV_{CEO} o V_{CEO} que lógicamente es menor que V_{CBO} . La diferencia entre ambas tensiones se acentúa más todavía en transistores bipolares de potencia.

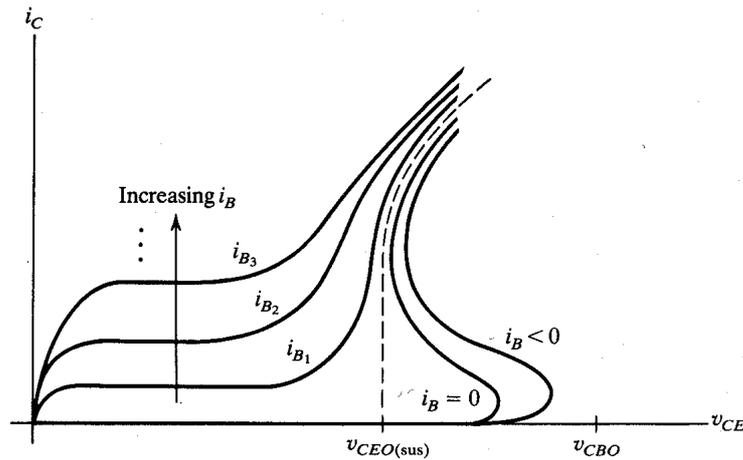


Fig. A.2.7: Tensiones de ruptura del transistor bipolar de potencia.

La figura anterior muestra una representación de i_c en función de v_{CE} tomando como parámetro la corriente de base para un transistor bipolar de potencia. En ella podemos observar la variación que experimenta la tensión de ruptura del dispositivo V_{CEO} con la corriente de colector. La curva marcada para $i_B = 0$ corresponde a la condición analizada anteriormente. En dicho caso, la corriente de colector es aproximadamente cero hasta que la tensión de colector está bastante por encima del valor de tensión llamado $V_{CEO(sus)}$, momento en el cual se produce la ruptura de la unión colector-base al dispararse la corriente de colector. Cuando la corriente de colector aumenta, la tensión de ruptura cae hasta $V_{CEO(sus)}$ y permanece en ese valor hasta que la corriente es muy grande, momento en el cual la tensión de ruptura (a la cual se dispara la corriente de colector) se incrementa de nuevo.

La razón de esta variación está en que β_{DC} varía con la corriente de colector. Para muy bajas corrientes de colector β_{DC} se reduce y también se reduce para altos niveles de corriente de colector. Esta reducción en el valor de β_{DC} provoca un incremento en la tensión de ruptura.

En la figura también podemos observar que la ruptura ocurre a una tensión superior a $V_{CEO(sus)}$ si la corriente de base es negativa. La razón es que, si la corriente del terminal de base es negativa, habrá una extracción de portadores (huecos) de la región de base con lo que M y, por tanto v_{CE} debe ser mayor para ocasionar la ruptura. Con suficiente corriente de base negativa, se puede incluso alcanzar una tensión de ruptura plena de V_{CBO} .

Por último está la tensión inversa máxima que le podemos aplicar a la unión base-emisor que se denomina V_{EBO} . Estas tensiones suelen ser muy bajas y apenas alcanzan unos pocos voltios, de 5 a 6 voltios en transistores de señal y hasta 20 voltios en transistores de potencia.

A.2.2.3. Capacidades parásitas del transistor bipolar

Las capacidades parásitas influyen sobre todo en el comportamiento en alta frecuencia del transistor. Se modelizarán tres capacidades parásitas que estarán conectadas entre los tres conectores del transistor. La capacidad parásita entre colector y emisor suele ser despreciable

y sólo se tendrá en cuenta en circuitos de muy alta frecuencia. La capacidad entre colector y base se llama C_{CB} y de la misma manera la capacidad entre base y emisor es C_{BE} . La capacidad colector-base es C_{ob} y se mide con el emisor en circuito abierto. Además su valor depende del punto Q de operación, aumenta con I_C y disminuye con el aumento de V_{CE} . Generalmente es el fabricante el que suministrará el valor de C_{ob} .

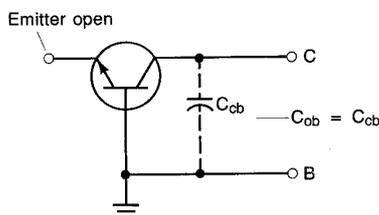


Fig. A.2.8: Capacidad C_{ob} del transistor bipolar.

La capacidad base-emisor corresponde a la capacidad de difusión de dicha unión. Además es bastante compleja su determinación directa por lo que los fabricantes suelen dar su valor indirectamente. Se suele dar el valor de la frecuencia de transición, f_T , o frecuencia a la que la ganancia del transistor se hace la unidad. La relación es:

$$C_{be} = \frac{g_m}{2\pi f_T} - C_{ob} \tag{A.2.16}$$

Se observa que depende de g_m y por tanto del punto de operación. Más adelante demostraremos esta expresión.

A.2.3. Curvas características

El transistor es también un elemento altamente no lineal por lo que será muy conveniente hacer diseños utilizando un método gráfico para una mayor rapidez. Se podrán obtener para el transistor las características de entrada, las de salida y las de transferencia. Esto además se repetirá para cada una de las tres configuraciones que hemos descrito antes y midiendo en cada caso las corrientes y tensiones de entrada y salida y su relación. En la siguiente figura se muestran las curvas de entrada de una configuración en base común.

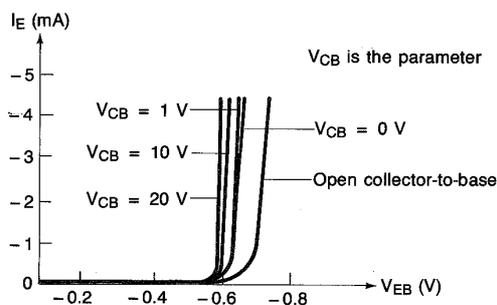


Fig. A.2.9: Curvas de entrada de una configuración en base común.

Para la explicación de las curvas V-I (y en los data-sheets de los fabricantes), es habitualmente empleado el criterio de signos del transistor:

- Las corrientes que fluyan hacia el transistor serán positivas mientras que las que salgan del transistor serán negativas.
- Las tensiones a través de los terminales de un transistor siguen el convenio usual del doble subíndice. Por ejemplo: V_{CE} es la tensión en el colector con respecto al emisor.

Obsérvese que se sigue el convenio de signos antes descrito para las corrientes y tensiones en el transistor. Las curvas son muy parecidas a las de un diodo directamente polarizado. Esto es particularmente cierto cuando el circuito colector-base se deja en circuito abierto. Sin embargo, cuando se aumenta la tensión colector-base la tensión de codo disminuye. Esto se debe al efecto de modulación de la anchura de la base o efecto Early. Este efecto se basa en el hecho de que la anchura efectiva de la base es sólo la distancia comprendida entre los extremos de las dos zonas de agotamiento. Por tanto si éstas varían también lo hará la anchura de la base. Si manteniendo V_{EB} constante se incrementa V_{CB} se producirá un aumento de la anchura de la zona de agotamiento de la unión colector-base y, por tanto, una disminución de la anchura efectiva de la base. Al disminuir la anchura efectiva de la base aumentará la pendiente de la concentración de portadores minoritarios en exceso y, por tanto, I_E e I_C . Luego, para un valor fijo de V_{EB} , I_E aumenta al aumentar V_{CB} .

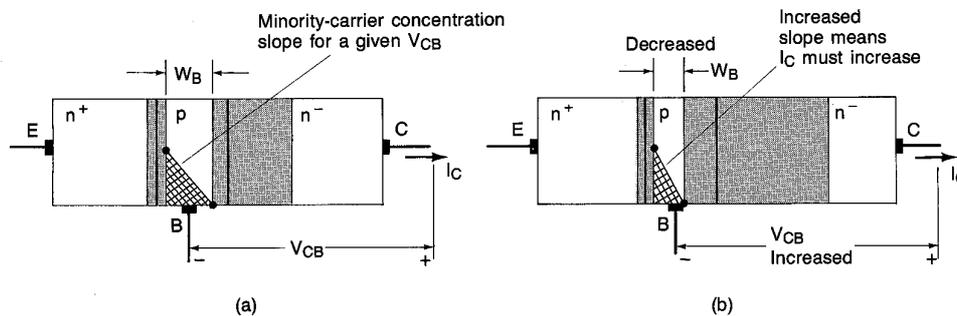


Fig. A.2.10: Modulación de la anchura de la base o efecto Early. Vemos como varía la anchura efectiva de la base W_B si se modifica V_{CB} .

La característica de salida de la configuración en base común se muestra en la siguiente figura. Obsérvese que hay tres regiones definidas, la región de corte, la de saturación y la activa. Las regiones de operación del BJT dependen del tipo de polarización de sus uniones p-n:

- Zona activa: Unión emisor-base directamente polarizada y unión colector base inversamente polarizada.
- Zona de saturación: Ambas uniones directamente polarizadas.
- Zona de corte: Ambas uniones inversamente polarizadas.

En general para la utilización del transistor como amplificador lineal se polarizará en la zona activa.

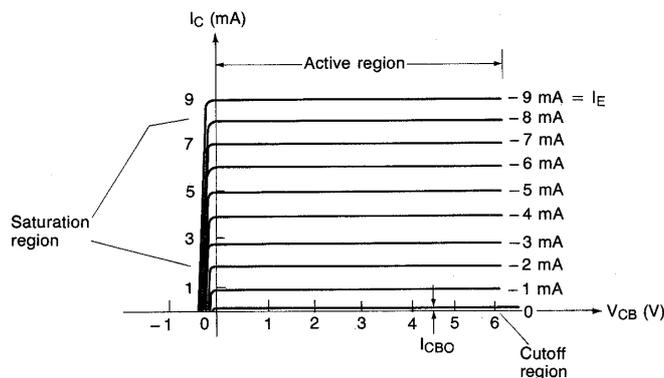


Fig. A.2.11: Curvas de salida de una configuración en base común.

Mostramos a continuación también las curvas de entrada y salida del transistor en configuración emisor común distinguiendo en ellas las diferentes zonas de funcionamiento.

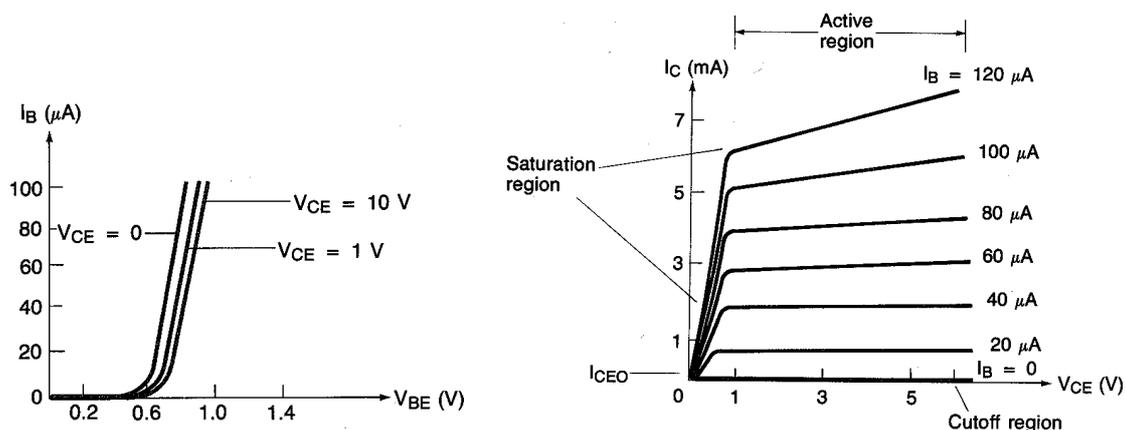


Fig. A.2.12: Curvas de entrada y salida de una configuración en emisor común.

Otra característica importante de la modulación de la anchura de la base o efecto Early es el cambio que experimentan las características de salida en configuración de emisor común frente al caso de base común. Con una distancia más corta a recorrer por los portadores inyectados en la base, la ganancia $\alpha_{DC} = \frac{I_C}{I_E}$ se va aproximando cada vez más a la unidad conforme V_{CE} aumenta. Este cambio es difícilmente apreciable en las características de salida en base común en que las separaciones están determinadas por α_{DC} porque el cambio porcentual de α_{DC} es pequeño. Sin embargo, como $\beta_{DC} = \frac{\alpha_{DC}}{1 - \alpha_{DC}}$, la separación de las características de salida en emisor común aumenta notablemente con V_{CE} cuando la modulación de la anchura de la base es grande. Fue Early quien observó que todas las curvas de salida medidas en emisor común confluyen en un mismo punto $-V_A$ sobre el eje de tensiones. La tensión V_A es conocida como tensión Early y suele valer entre 150 V y 200 V. En la siguiente figura las líneas de trazos muestran dicho efecto:

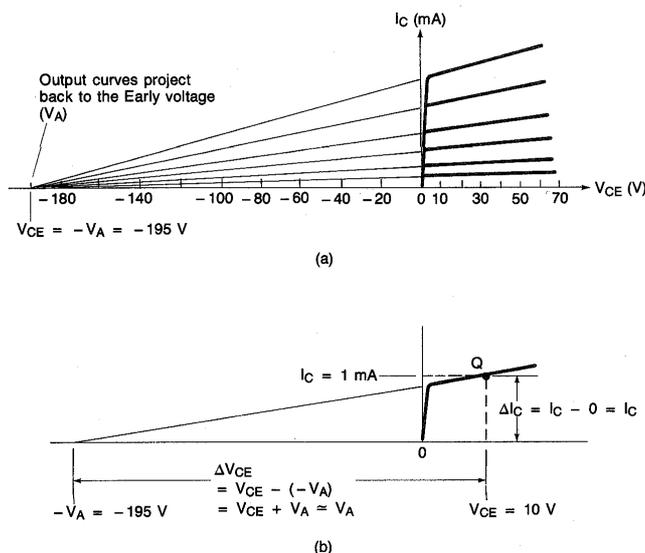


Fig. A.2.13: (a) Determinación de la tensión de Early. (b) Resistencia de salida.

El efecto Early aumenta la resistencia de salida del transistor r_o , la cual podemos definir como:

$$r_o = \frac{\Delta V_{CE}}{\Delta I_c} = \frac{V_{CE} - (-V_A)}{I_C - 0} = \frac{V_{CE} + V_A}{I_C}$$

Como normalmente $V_A \gg V_{CE}$:

$$r_o \cong \frac{V_A}{I_C}$$

También se muestra a continuación la curva de transferencia para la configuración en emisor común para $V_{CE} = 10 \text{ V}$. Si la tensión $V_{BE} = 0 \text{ V}$ entonces el diodo de entrada estará cortocircuitado. En ese caso la corriente que circula es I_{CES} o corriente entre colector y emisor con la base en cortocircuito. Esta corriente será aproximadamente igual a I_{CBO} . El transistor pasará de corte a la zona activa cuando V_{BE} pase por encima de $0,5 \text{ V}$ y cuando se superen los $0,8 \text{ V}$ entonces el transistor se saturará. En ese caso la tensión base emisor la llamamos $V_{BE(sat)}$.

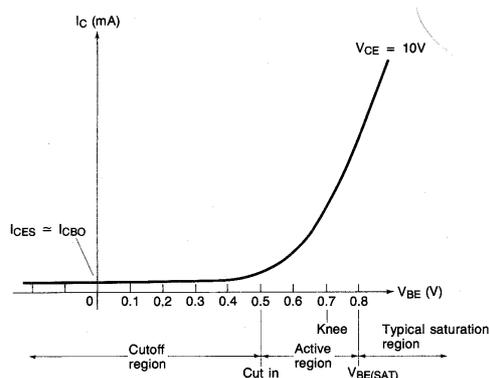


Fig. A.2.14: Curva de transferencia de una configuración en emisor común.

A.2.4. Tipos de transistores

A.2.4.1. El transistor de estructura vertical

El único tipo de transistor diferente que vamos a describir es el transistor de potencia que se caracteriza por su estructura vertical. Los modelos que hemos descrito hasta ahora muestran una estructura horizontal, pero para transistores de potencia se ha desarrollado una estructura que permite una mayor capacidad de corriente y una mayor tensión de bloqueo. La estructura vertical presenta además una sección mayor lo que reduce la resistencia durante la conducción del transistor minimizando la disipación de potencia en el transistor y reduciendo la resistencia térmica, lo que le permite disipar más potencia. El transistor tendrá cuatro capas en vez de tres y cada una con un dopado distinto. La anchura y dopado de cada una de estas capas es la que determina el comportamiento del transistor. Dos de las capas que tienen conexión con el exterior presentan un dopado mucho mayor y son las correspondientes a emisor y una primera capa de colector. En el colector tenemos una segunda capa de gran anchura pero bajo dopado, añadida para que el transistor pueda bloquear altas tensiones (determina la tensión de ruptura del transistor).

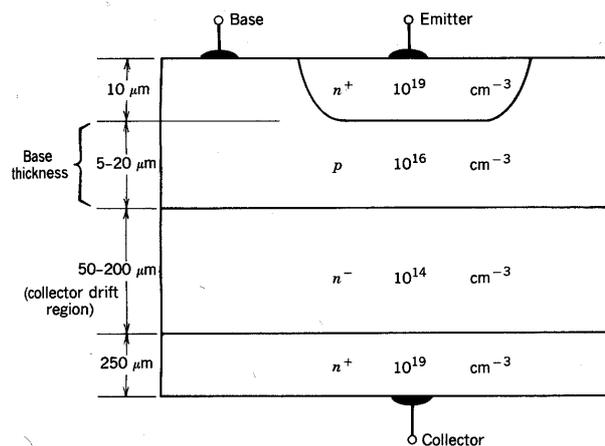


Fig. A.2.15: Estructura vertical de una BJT de potencia de tipo NPN.

La anchura de la base, como ya hemos explicado, determina la ganancia y por tanto se hará lo más estrecha posible para una gran ganancia, aunque hay que mantener un grosor para evitar que se produzca la ruptura por atravesamiento. Es pues un compromiso y el resultado es que la ganancia β de transistores de potencia es bastante pequeña. Generalmente en transistores de potencia se conecta la base con el emisor de forma interdigitizada. Con dicha disposición el fenómeno de concentración de corriente se reduce y con él el riesgo de segunda ruptura de la que se hablará más adelante.

A.2.4.1.1. Fenómeno de concentración de corriente

El fenómeno de concentración de corriente se debe a la propia estructura vertical del transistor BJT de potencia. En la siguiente figura se muestra la circulación de las corrientes de base y colector para un BJT en la zona activa. Debido a la geometría del dispositivo, se

produce una caída de tensión por efecto óhmico en los laterales de la región de base, como se indica en la figura la cual es causada por la corriente lateral de base.

Esta caída de tensión lateral se sustrae de la tensión B-E aplicada externamente y, en consecuencia, la caída de tensión en la unión base-emisor será mayor en los extremos del emisor que en el centro. Esto provoca que la corriente de colector (electrones) tienda a circular por donde la tensión es más positiva, es decir, por los extremos.

Durante el paso a corte del dispositivo se produce un fenómeno similar al existir unas caídas de tensión laterales causadas por las grandes corrientes de base presentes aunque, en este caso, la corriente de colector se concentra en la zona central del emisor.

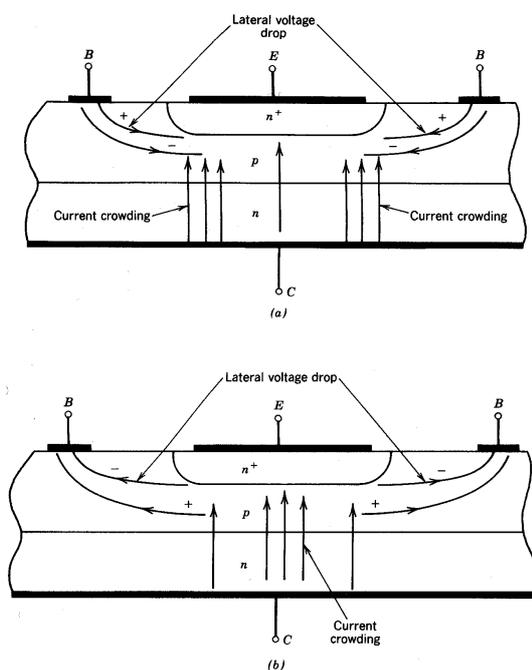


Fig. A.2.16: Concentración de corriente en un BJT de estructura vertical en el modo activo de operación (a) y el paso a OFF (b).

A.2.4.1.2. Fenómeno de segunda ruptura

Durante el paso a corte, cuando un transistor bipolar está simultáneamente conduciendo una alta densidad de corriente y bloqueando una alta tensión de colector, puede ocurrir un fallo conocido como "segunda ruptura". Este fenómeno se caracteriza por una brusca caída de tensión de colector a una tensión inferior y mantenida, lo cual puede producir la destrucción térmica del transistor (independientemente de la corriente de base).

Por ejemplo, supongamos que el transistor con carga inductiva de la siguiente figura es conmutado a corte. V_{CE} debe subir a su valor máximo V_S antes de que i_C empiece a caer. Si los valores de V_S e I_0 son suficientemente grandes para que se produzca la segunda ruptura, al alcanzarse un valor $V_{CE} = V_{SB}$, V_{CE} cae hasta un valor $V_{SB(sus)}$ donde se mantiene hasta que el transistor se destruye debido a la alta disipación en ese punto de operación.

Este fenómeno ocurre porque, cuando hay presentes densidades de corriente superiores a un determinado valor J_{SB} , al alcanzar v_{CE} el valor v_{SB} el campo eléctrico presente en la zona de dopado n^- de colector alcanza un valor de pico excesivamente grande. Cuando se alcanza dicho valor crítico la velocidad de los portadores de carga se satura ($v_{sat} = 10^7$ cm/s para los electrones), dejando de ser proporcional al campo eléctrico y, por otra parte, empieza el efecto avalancha en dicha zona. Dicho efecto avalancha proporciona huecos a la región de base y, por ello, independientemente de la corriente de base, la corriente de colector no disminuye.

La densidad de corriente necesaria para la segunda ruptura es muy alta. Sin embargo, como en el caso de paso a corte, la corriente se concentra (como se ha visto con anterioridad) es posible que en dichas zonas se exceda el valor crítico durante la transición.

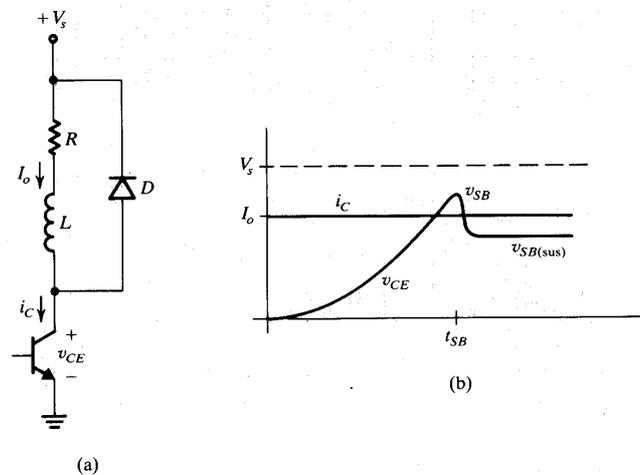


Fig. A.2.17: Fenómeno de segunda ruptura en un transistor BJT de estructura vertical durante la conmutación a OFF con carga inductiva.

A.2.4.1.3. Fenómeno de la cuasisaturación

En el transistor de estructura vertical de cuatro capas se produce además un fenómeno de cuasisaturación. Este fenómeno es un estado intermedio entre la saturación y el estado activo del transistor.

La región llamada de cuasisaturación corresponde a una unión p- n^- (B-C) directamente polarizada que inyecta portadores en exceso en la región n^- de manera que se modula la conductividad de parte de dicha región.

Supongamos que el transistor está inicialmente en la zona activa, con la unión colector-base inversamente polarizada. Para polarizaciones inversas elevadas (v_{CE} grande) prácticamente toda la región n^- está ocupada por la zona de agotamiento, pero para pequeños valores de la polarización inversa la zona de agotamiento no ocupa casi toda la zona n^- y dicha región presenta una alta resistencia R_v al flujo de corriente de colector.

Mientras la unión p- n^- esté inversamente polarizada el transistor permanecerá en el modo activo de operación. Si suponemos $v_{BE} \cong 0,8$ V, la unión colector-base estará

inversamente polarizada mientras $v_{CE} > i_C \cdot R_v + 0,8 \text{ V}$. En una representació $v_{CE}-i_C$, el límit entre el modo activo de operació y la regió de cuasisaturació serà una línia recta con pendiente $1/R_v$ que interseca el eje v_{CE} en aproximadamente $0,8 \text{ V}$.

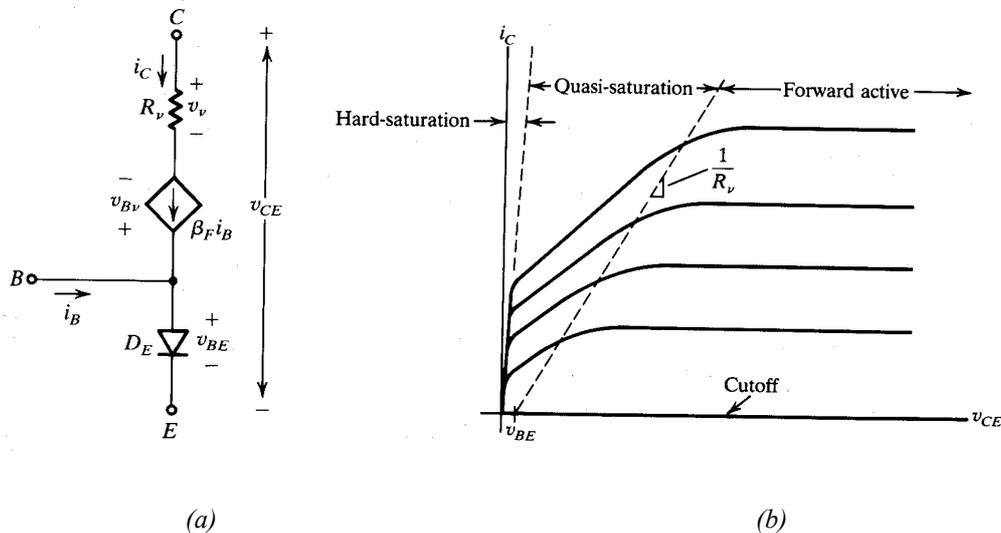


Fig. A.2.18: (a) Modelo sencillo de un BJT de potencia operando en el modo activo. (b) Característica i_C-v_{CE} para un transistor de potencia con una región n^- de colector.

Si para la misma corriente de base i_B , v_{CE} disminuye, la unión colector-base pasará a estar polarizada directamente inyectándose huecos desde la base hasta la zona n^- de colector. Con ello empieza a modularse la conductividad de la porción de la región n^- más próxima a la unión colectora. El valor de la resistencia R_v disminuye en función de la anchura de la porción de la región n^- con conductividad modulada (x').

$$R'_v = \frac{W_v - x'}{W_v} \cdot R_v$$

Con ambas uniones directamente polarizadas la caída de tensión en la región n^- (v_v) es aproximadamente v_{CE} . Si se disminuye v_{CE} , v_v debe disminuir por lo cual tanto R_v como i_C tienen que disminuir.

Suponiendo $i_E \cong i_C$, i_E (y por tanto i_C) está determinado por las concentraciones de portadores minoritarios en exceso en las regiones n^+ y p (emisor y base) pues la corriente de emisor es la suma de las corrientes de difusión en base y emisor. Como i_C ha de disminuir, la pendiente de la concentración de portadores minoritarios en exceso en base ha de disminuir (líneas discontinuas en la figura). Por otra parte, la zona de conductividad modulada en la región n^- se extiende dando lugar a una disminución en el valor de R_v . Cuando $x' = W_v$ toda la región n^- tiene su conductividad modulada, siendo el límite entre cuasisaturación y saturación dura. Como i_C disminuye mientras i_B permanece constante, la ganancia β_{DC} en cuasisaturación disminuye cuando v_{CE} disminuye.

Por otra parte, en el estado de saturación dura, la caída de tensión en la región n^- (v_v) es pequeña por lo que la disipación de potencia es mucho menor que en el estado de cuasisaturación.

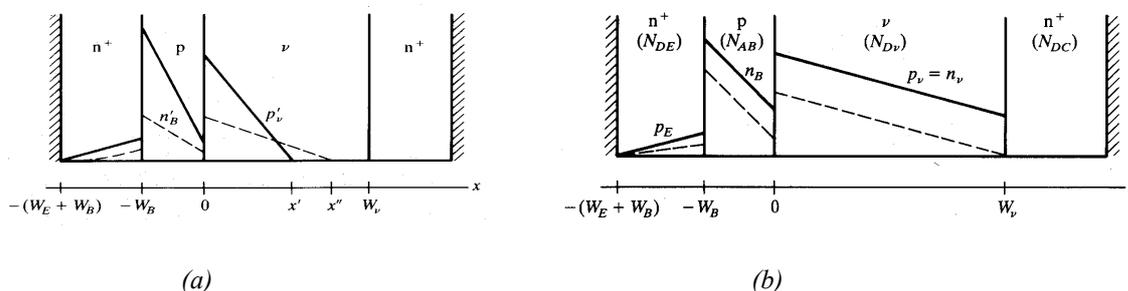


Fig. A.2.19: (a) Distribuciones de portadores en exceso correspondientes a dos valores de v_{CE} para una corriente de base constante i_B para un BJT de potencia en cuasisaturación. (b) Distribuciones de portadores en saturación dura. Las líneas discontinuas corresponden al límite entre cuasisaturación y saturación dura.

A.2.5. Análisis del funcionamiento en régimen estático

La caracterización del transistor como elemento no lineal, la podremos hacer con matemática lineal, si disponemos de un modelo adecuado (Ebers-Moll). Las líneas de carga seguirán siendo nuestras herramientas más potentes, permitiendonos conocer los efectos de gran señal si utilizamos las rectas de carga ac y el punto Q. Si utilizamos modelos lineales a tramos y modelos de pequeña señal podremos aplicar el teorema de superposición y separar el análisis ac y dc. La única desventaja del uso de métodos gráficos es que debemos disponer de las gráficas y además la exactitud de nuestros resultados depende de la resolución de las gráficas.

Recordemos la polarización del transistor. Como ya hemos descrito antes, debemos primero polarizar directamente la unión base-emisor para una correcta polarización del BJT. Calculemos gráficamente el punto Q en el siguiente circuito en base común.

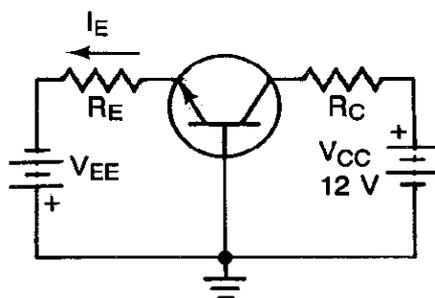


Fig. A.2.20: Circuito en base común.

A partir del circuito podemos calcular la corriente en cortocircuito por el colector que será I_{SH} y la tensión en circuito abierto V_{OC} . Estos dos valores determinarán los extremos de la recta de carga.

$$I_{SH} = \frac{V_{CC}}{R_C} \quad \text{y} \quad V_{OC} = V_{CC} \quad (\text{A.2.17})$$

Y a continuación mostramos las rectas de carga para diferentes valores de tensión de alimentación V_{CC} , y diferentes valores de corriente de emisor I_E . La corriente de emisor será la necesaria para polarizar directamente el diodo base-emisor y vale,

$$I_E = \frac{V_{EE} - 0,7 V}{R_E} \tag{A.2.18}$$

suponiendo que el transistor es de Si, por lo que $V_{BE} = 0,7 V$.

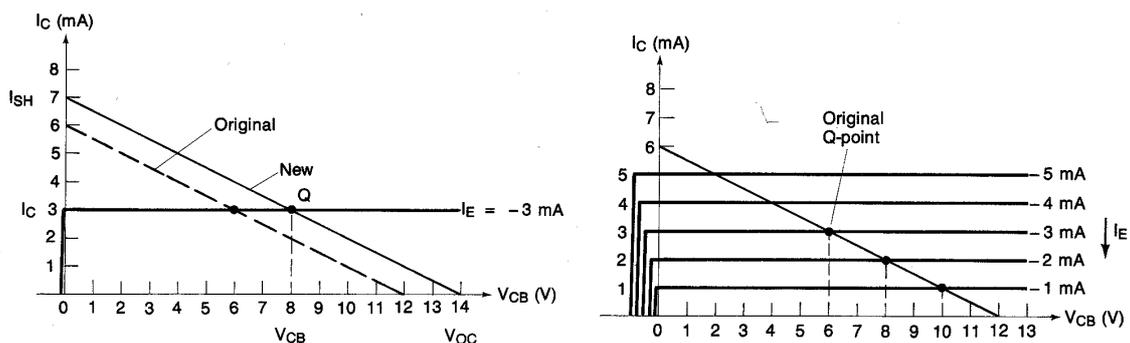


Fig. A.2.21: Rectas de carga del circuito de base común, (izqda) para diferentes valores de V_{CC} y (dcha) para diferentes valores de I_E .

Como no siempre vamos a disponer de las gráficas del transistor vamos a presentar un modelo lineal a tramos que nos permita realizar un diseño de forma matemática.

A.2.5.1. Modelo estático del transistor

El modelo más sencillo del transistor y que se suele aplicar en la práctica pero sin nombrarlo se basa en una fuente de corriente controlada por corriente.

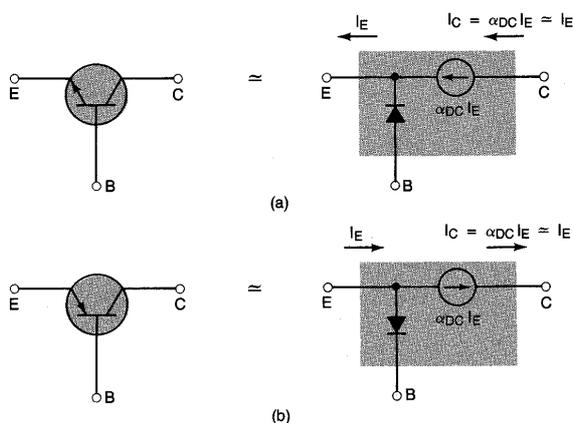


Fig. A.2.22: Modelo estático del BJT con fuente de corriente controlada por corriente, (a) para NPN y (b) para PNP.

El procedimiento de diseño seguirá los siguientes pasos:

1. Analizar el circuito para obtener la corriente de emisor I_E . Por ejemplo, para el transistor NPN del circuito del apartado anterior: $I_E = \frac{V_{EE} - 0,7}{R_E}$.
2. Aplicar la transferencia de corriente aplicando la aproximación de corriente de base despreciable y por tanto $I_C \approx I_E$.
3. Analizar el circuito para obtener la tensión de colector. Para el transistor NPN del circuito del apartado anterior: $V_{CB} = V_{CC} - I_C \cdot R_C$.

A.2.5.2. Circuitos de polarización del transistor

Una vez introducido el modelo y conociendo la importancia de la localización del punto Q, vamos a aplicarlo para calcular varios circuitos de polarización del transistor bipolar. Un circuito de polarización adecuado es de gran importancia ya que es el que nos va a permitir hacer funcionar correctamente el transistor como amplificador sin saturarse, ni cortarse y por tanto sin distorsionar la señal de salida. Además en la elección del circuito de polarización debemos tener en cuenta

1. La sensibilidad con la temperatura y las variaciones de los parámetros.
2. La sensibilidad con las variaciones de la tensión de alimentación.
3. Las tensiones de alimentación requeridas (bipolar, unipolar, etc)
4. Las corrientes de alimentación requeridas.
5. El número de componentes del circuito.
6. La resistencia de entrada del circuito para la señal de entrada
7. La pérdida de ganancia.

Todos estos puntos influyen de forma decisiva en la elección del circuito de polarización y deberemos saber además en cada caso cual es el de mayor importancia. Nosotros vamos a estudiar cinco circuitos de polarización diferentes para una configuración en emisor común, partiendo de que queremos una polarización del punto Q en clase A (punto Q centrado sobre la recta de carga, lo que permite la máxima excursión posible) y los compararemos entre ellos. Si se busca más precisión se define el factor de estabilidad o sensibilidad S_x , con el subíndice correspondiente al parámetro respecto al que calcula la sensibilidad, como

$$S_x = \frac{\partial I_C}{\partial x} \quad (\text{A.2.19})$$

Los cinco circuitos de polarización que vamos a presentar son los siguientes: polarización fija, polarización estabilizada por emisor, polarización realimentando tensión de colector, polarización por divisor de tensión y polarización por emisor. Analizaremos cada uno de ellos presentando su corriente de colector ($I_C = I_{CQ}$) y la estabilidad del circuito respecto de β . Si en el cálculo del circuito utilizamos el modelo estático y le añadimos al modelo la corriente de pérdidas I_{CBO} , podremos determinar a su vez la sensibilidad del circuito con variaciones de I_{CBO} . Lo mismo se puede repetir también para conocer la variación con la tensión de alimentación V_{CC} .

A.2.5.2.1. Polarización fija

El circuito de la polarización fija es el siguiente:

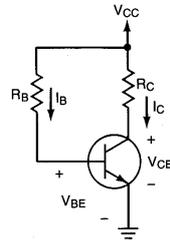


Fig. A.2.23: Circuito de polarización fija.

En este tipo de polarización se fija la corriente de base ya que sólo depende de la tensión de alimentación y la caída base-emisor. En esta configuración se debe calcular primero la corriente de base y luego la corriente de colector, que valdrá simplemente $I_C = \beta \cdot I_B$. Por tanto se obtiene,

$$I_C = \beta \frac{V_{CC} - 0,7 V}{R_B} \tag{A.2.20}$$

Esta expresión ya nos dice que el circuito depende fuertemente de los parámetros del transistor, β y V_{BE} . Si β se duplica también lo hará I_C y por tanto el punto Q. La estabilidad respecto a β será,

$$S_\beta = \frac{V_{CC} - v_{BE}}{R_B} \tag{A.2.21}$$

I_B permanecerá constante y V_{CE} variará proporcionalmente a I_C .

A.2.5.2.2. Polarización estabilizada en emisor

Este circuito es igual al anterior pero añadiendo una resistencia en serie con el emisor. Su esquema se muestra a continuación,

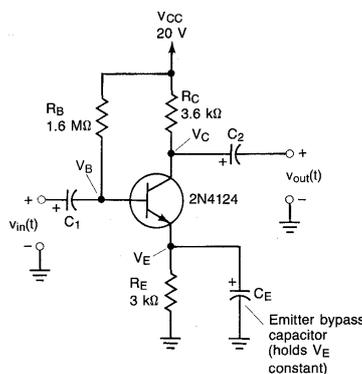


Fig. A.2.24: Circuito de polarización estabilizado en emisor.

De nuevo aplicamos las leyes de Kirchoff y deducimos la expresión de I_B y a partir de ella I_C , sabiendo que se relacionan con la ganancia β . La expresión que se obtiene es,

$$I_C = \beta \frac{V_{CC} - 0,7 V}{R_B + (1 + \beta)R_E} \quad (\text{A.2.22})$$

y la sensibilidad respecto a β ,

$$S_\beta = \frac{(V_{CC} - v_{BE})(R_B + R_E)}{(R_B + R_E(1 + \beta))^2} \quad (\text{A.2.23})$$

Observamos que se han corregido algo los problemas del primer circuito visto, dependiendo la estabilidad del valor de R_E frente a R_B . Pero para obtener una buena estabilidad deberemos elegir un valor R_E que en la práctica es inviable. R_E produce un efecto de realimentación negativa que reduce algo la dependencia de I_C con β .

A.2.5.2.3. Polarización realimentando tensión de colector

Este circuito es igual que el de polarización fija pero añadiendo una resistencia entre el colector y la base. De esta manera la corriente de base variará con la tensión de colector y como su nombre indica tendremos una realimentación negativa. Su esquema se muestra a continuación,

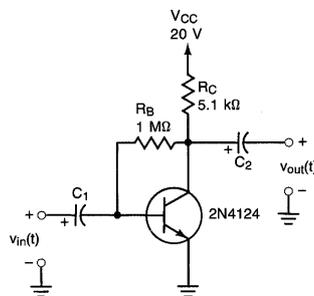


Fig. A.2.25: Circuito de polarización realimentada por colector.

Las expresiones para la corriente de colector del punto Q y la estabilidad respecto de la ganancia son muy parecidas a la del caso anterior y sólo cambia la resistencia R_E que ahora es R_C .

$$I_C = \beta \frac{V_{CC} - 0,7 V}{R_B + (1 + \beta)R_C} \quad (\text{A.2.24})$$

y la sensibilidad respecto a β ,

$$S_\beta = \frac{(V_{CC} - v_{BE})(R_B + R_C)}{(R_B + R_C(1 + \beta))^2} \quad (\text{A.2.25})$$

Este circuito es algo mejor que el anterior ya que R_C suele ser de mayor valor que R_E .

A.2.5.2.4. Polarización por divisor de tensión

El circuito de polarización por división de tensión es el más utilizado ya que la realimentación negativa tiene la suficiente ganancia como para cancelar de forma muy eficiente las variaciones paramétricas de β . La tensión de base es fija y no depende de la corriente I_C , pero la tensión de emisor si que varía debido a R_E , si cambia I_C . Así, si β varía, I_C también lo hace, pero al cambiar en el sentido contrario v_{BE} , el transistor reduce I_C corrigiendo la situación del punto Q.

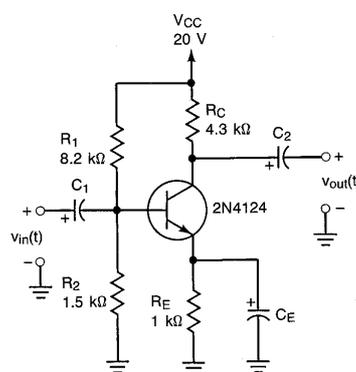


Fig. A.2.26: Circuito de polarización por divisor de tensión.

Aplicando las leyes de Kirchhoff podemos de nuevo calcular I_B y de ahí I_C . La expresión es igual que la de antes, salvo que en vez de la tensión de alimentación V_{CC} y la resistencia de base R_B , aparece la tensión de Thevenin del divisor, V_{TH} , y la resistencia de Thevenin, R_{TH} .

$$I_C = \beta \frac{V_{TH} - 0,7V}{R_{TH} + (1 + \beta)R_E} \quad (A.2.26)$$

donde

$$V_{TH} = V_{CC} \frac{R_2}{R_2 + R_1} \quad \text{y} \quad R_{TH} = R_1 || R_2 \quad (A.2.27)$$

y la sensibilidad respecto a β ,

$$S_\beta = \frac{(V_{TH} - v_{BE})(R_{TH} + R_E)}{(R_{TH} + R_E(1 + \beta))^2} \quad (A.2.28)$$

Como la tensión de Thevenin, V_{TH} , suele ser muy pequeña y del mismo orden de magnitud que v_{BE} , el numerador tanto de S_β como de I_C es bastante pequeño y R_{TH} también es muy pequeño comparado con $R_E(1 + \beta)$. Debido a esto último en la expresión de I_C el denominador se puede aproximar a $\beta \cdot R_E$ de forma que β se simplifica con lo que:

$$I_C \cong \frac{V_{TH} - 0,7V}{R_E} \quad (\text{A.2.29})$$

Este es pues con diferencia el circuito más inmune a la tolerancia de β en un transistor. Debido a esto es también el más utilizado.

A.2.5.2.5. Polarización por emisor

El circuito de polarización por emisor es el que más estabilidad ofrece frente a variaciones de β , pero como veremos requiere una tensión negativa adicional para el emisor. Esto es un coste adicional para un circuito de polarización que hay que tener en cuenta a la hora de evaluar si se necesita esta estabilidad adicional. El principio de funcionamiento es igual al del polarizador con divisor de tensión. En este circuito la tensión de base está fijada a una tensión muy cercana a cero y como la corriente de base es despreciable, si aumenta I_C , se reduce V_E . Pero como V_B es constante, v_{BE} se reduce y así I_C vuelve a tomar el valor anterior. Como R_E puede tomar valores mucho mayores que antes se mejora mucho la estabilidad.

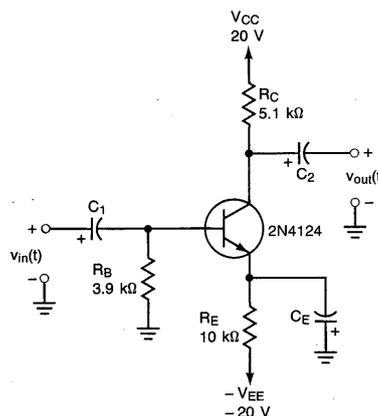


Fig. A.2.27: Circuito de polarización por emisor.

Aplicando las leyes de Kirchhoff podemos de nuevo calcular I_B y de ahí I_C . Las expresiones se repiten y son sólo los valores de sus componentes lo que consigue mejorar el comportamiento.

$$I_C = \beta \frac{V_{EE} - 0,7}{R_B + (1 + \beta)R_E} \quad (\text{A.2.30})$$

y la sensibilidad respecto a β ,

$$S_\beta = \frac{(V_{EE} - v_{BE})(R_B + R_E)}{(R_B + R_E(1 + \beta))^2} \quad (\text{A.2.31})$$

En este caso la relación entre R_B y R_E es mucho mayor al disponer de V_{EE} , de forma que la simplificación de β en la expresión I_C implica un error más pequeño que en el caso anterior.

Por último mostramos una tabla resumen con la variación de la corriente del punto Q, I_{CQ} , para un diseño en el que β se triplica y pasa de 120 a 360. Se muestra también la estabilidad S_{β} para cada caso con el valor nominal de $\beta = 120$.

Variaciones del punto Q para distintas polarizaciones si $\Delta\beta = (360 - 120) = 200\%$	$\Delta I_{CQ} [\%]$	S_{β}
Polarización fija	50,0	8,77 μ
Polarización estabilizada por emisor	37,0	8,03 μ
Polarización realimentando tensión de colector	26,0	7,42 μ
Polarización por divisor de tensión	0,63	0,36 μ
Polarización por emisor	0,26	0,18 μ

Parece evidente que si queremos una estabilidad absoluta buscaremos que el punto Q esté totalmente fijo y no se vea afectado por la tolerancia de β , aunque sí que se puede ver afectado por la variación en la tensión de alimentación o la corriente de pérdidas I_{CBO} . Debemos pues elegir el circuito de polarización más apropiado. Si lo que buscásemos es que no variase la corriente de colector el circuito más apropiado para la polarización del transistor sería con fuente de corriente y es el que de hecho se utiliza en circuitos integrados.

A.2.5.2.6. El espejo de corriente

La estructura utilizada para polarizar transistores en circuitos integrados es una fuente de corriente constante lo que se construye a partir de una estructura llamada espejo de corriente. Su esquema eléctrico es el siguiente:

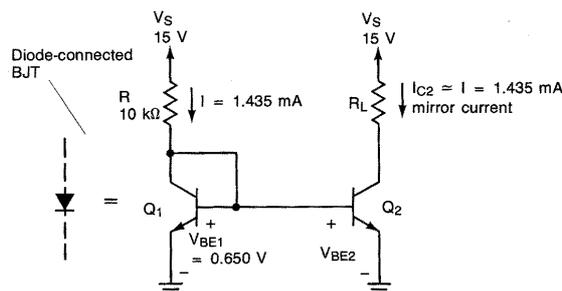


Fig. A.2.28: Espejo de corriente.

Su funcionamiento se basa en el hecho de que dos transistores de la misma oblea tienen los mismos parámetros y por tanto no existe diferencia alguna entre sus β , su ecuación característica ni otro parámetro. El razonamiento es el siguiente:

1. Q_1 actúa como diodo y establece una corriente a través suyo. $I = \frac{V_S - v_{BE}}{R}$
2. Q_1 genera una caída de tensión V_{BE} en respuesta a esa corriente.

3. Como las bases y los emisores de Q_1 y Q_2 están conectados se deduce que $V_{BE1} = V_{BE2}$.
4. Se genera una corriente de colector por Q_2 según el valor de V_{BE} .
5. Como ambos transistores son idénticos, las corrientes serán iguales.

La expresión que define la corriente de colector en función de la tensión base emisor es,

$$I_C = I_{CES} e^{\frac{V_{BE}}{V_T}} \quad (\text{A.2.32})$$

Donde I_{CES} es la corriente de pérdidas de la unión colector con $v_{BE} = 0$ V. Como ambos transistores son idénticos, entonces I_{CES} y V_T son iguales en ambos y para la misma V_{BE} se obtiene la misma I_C . Si se particulariza la expresión para cada transistor y se toma el cociente y el logaritmo, se llega a que,

$$\Delta V_{BE} = V_{BE2} - V_{BE1} = V_T \ln \frac{I_{C2}}{I_{C1}} \quad (\text{A.2.33})$$

De esta expresión se deduce que si se duplica la corriente de colector en uno de los transistores (por ejemplo, $I_{C2} = 2 \cdot I_{C1}$), esto equivale a una variación de tensión de base-emisor de sólo 18 mV. Es decir, una diferencia de únicamente 18 mV en las tensiones base-emisor produce un error del 100% en el espejo de corriente. Esto indica la necesidad de utilizar dos transistores idénticos para construir el espejo de corriente y refuerza la idea de la imposibilidad de construir un espejo de corriente con BJTs discretos.

A.2.6. Análisis del funcionamiento en régimen dinámico

El funcionamiento en régimen dinámico hace referencia al transistor como componente para amplificar. Para poder analizar dichos circuitos y al ser el transistor un elemento no lineal utilizaremos modelos. Como ya hemos explicado antes, un modelo lineal a tramos nos permite, unido a un modelo de pequeña señal para ac, aplicar el teorema de superposición lo que simplifica mucho el análisis. Si las señales a tratar son de gran amplitud ya no será útil este modelo y deberemos utilizar uno de gran señal.

A.2.6.1. El transistor en régimen de pequeña señal

Seguimos teniendo en cuenta la definición de pequeña señal como niveles de amplitud lo suficientemente pequeños como para que las variaciones del punto Q alrededor de su punto de equilibrio sean muy pequeñas y el transistor pueda suponerse lineal. Para distinguir los parámetros del transistor en cada uno de los puntos de operación se les añade un subíndice en letras minúsculas, mientras que si el subíndice es en letras mayúsculas hace referencia a un valor en régimen estático. Ambos valores no tienen porque ser iguales. Es muy importante que diferenciamos entre los subíndices en mayúsculas y en minúsculas. Al estar en

mayúsculas hacen referencia a su valor en DC mientras que en minúsculas se refieren a su valor en AC.

Para el uso del transistor en pequeña señal lo más común es utilizar un modelo que simplifica los cálculos. Presentaremos dos modelos lineales que son los más comunes. El modelo de parámetros h, basado en la teoría de los cuadripolos está muy extendido y es muy potente pero tiene como desventaja que sus parámetros dependen de la configuración (base común, emisor común, etc.), la frecuencia y el punto Q. Su rango de utilización es para frecuencias entre 20 Hz y 20 kHz. El modelo híbrido en π es un modelo circuital que se puede manejar más fácilmente y no varía según la configuración. Otro modelo muy utilizado aunque generalmente para analizar amplificadores de muy alta frecuencia es el de parámetros Y. Todos los modelos dependen del punto Q de operación.

A.2.6.1.1. El modelo de parámetros h

El modelo de parámetros h parte de la teoría de cuadripolos y utiliza la representación matricial de un cuadripolo con parámetros híbridos h. La calificación de híbridos se debe a que cada uno de los parámetros tiene unidades diferentes. Los parámetros h son los más adecuados ya que las dos variables más importantes para el transistor son v_{be} e i_c , y ambas dependen de la corriente de base y de la tensión colector emisor.

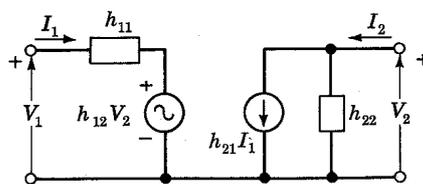


Fig. A.2.29: Modelo de parámetros h de un cuadripolo.

Al aplicar el modelo al transistor se les suele cambiar los subíndices a los parámetros para que sean más intuitivos. Así a h_{11} , que es la impedancia de entrada se le da el subíndice i ($h_{11} = h_i$); a h_{12} , que es la tensión de realimentación inversa, se le da el subíndice r; a h_{21} , que es la función de transferencia directa, se le da el subíndice f; a h_{22} , que es la admitancia de salida, se le da el subíndice o. Además se le añade un segundo subíndice que indica en que configuración está el transistor: b para base común, e para emisor común y c para colector común.

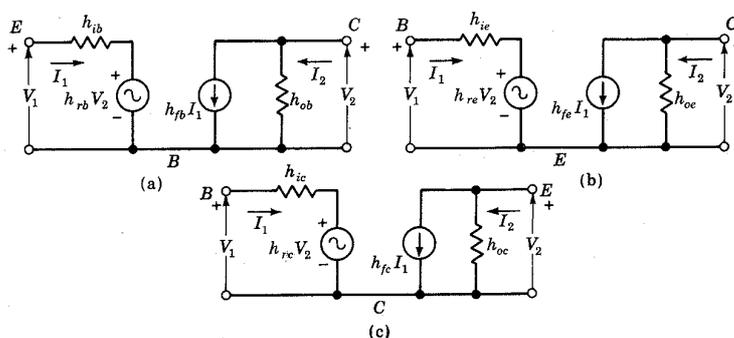


Fig. A.2.30: Modelos de parámetros h de las tres posibles configuraciones del transistor NPN.

Los valores de los parámetros serán complejos si tienen en cuenta efectos de alta frecuencia y se aproximan a reales para el caso de su utilización a baja frecuencia. Todos ellos dependen del punto Q de operación, de la temperatura y sufren de las tolerancias típicas del transistor. Debe ser el fabricante el que nos suministre sus valores aunque en la mayoría de los casos sólo lo hace para un punto Q determinado. Algunos de estos parámetros ya los hemos visto. La ganancia de una configuración en emisor común es β_{ac} y equivale a h_{fe} .

A.2.6.1.2. El modelo híbrido en π

El modelo híbrido en π está compuesto por una fuente de corriente controlada por tensión, lo que indica la ganancia del dispositivo, las resistencias de entrada y salida y las capacidades parásitas, C_{cb} y C_{be} , además de la resistencia de base r_{bb} que representan el comportamiento a alta frecuencia.

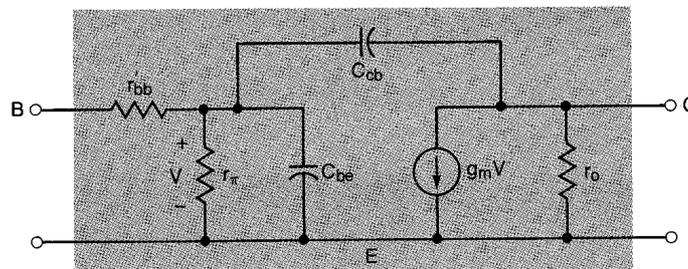


Fig. A.2.31: Modelo híbrido en π del transistor.

La ganancia del transistor viene determinada por la transconductancia g_m que relaciona la corriente de colector en función de la tensión de base. Teniendo en cuenta la expresión aproximada que relaciona la corriente de colector con la tensión de base (ecuación del diodo base-emisor) podemos calcular la relación entre la corriente de colector y la tensión de base-emisor,

$$I_C \approx I_{CES} e^{\frac{V_{BE}}{V_T}} \quad (A.2.34)$$

$$g_m = \frac{\partial I_C}{\partial V_{BE}} \approx \frac{I_C}{V_T} \quad (A.2.35)$$

Vemos que g_m depende del punto Q ya que depende de I_C y también de la temperatura.

La resistencia de salida, r_o , es debida al efecto Early o modulación de la anchura de base. Su valor se toma como,

$$r_o \approx \frac{V_A}{I_C} \quad (A.2.36)$$

La tensión V_A es la tensión de Early y se suele fijar a $V_A = 200$ V.

La resistencia de entrada r_π es igual al cociente entre v_{be} e i_b (vamos a utilizar letras minúsculas para las variables de pequeña señal frente a las letras mayúsculas que son para variables de continua). En la siguiente figura se observa la definición de r_π y r_e .

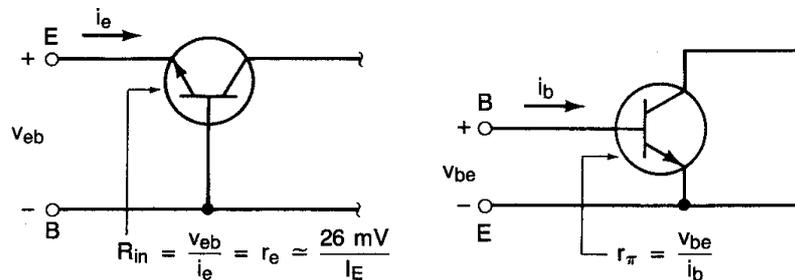


Fig. A.2.32: Definición de r_π y r_e .

Para la deducción de r_π tendremos en cuenta i_b y v_{be} ,

$$i_e = i_c + i_b = h_{fe} i_b + i_b = i_b (h_{fe} + 1) \tag{A.2.37}$$

y

$$v_{be} = i_e r_e = i_b (h_{fe} + 1) r_e \tag{A.2.38}$$

donde r_e es la resistencia vista desde el emisor en una configuración base común. Su expresión coincide con la de la resistencia dinámica del diodo base-emisor y teniendo en cuenta que se rige por la ecuación (A.2.34) vale,

$$r_e \approx \frac{V_T}{I_C} \tag{A.2.39}$$

Por tanto r_π vale,

$$r_\pi \approx (h_{fe} + 1) \frac{V_T}{I_C} \tag{A.2.40}$$

y si sustituimos la expresión de g_m ,

$$r_\pi \approx \frac{h_{fe}}{g_m} \tag{A.2.41}$$

Los elementos de alta frecuencia que influyen en el transistor y que juegan un papel importante son $r_{b'b}$, C_{be} y C_{cb} . La resistencia $r_{b'b}$ representa la resistencia óhmica entre el contacto eléctrico del pin metálico al semiconductor y la base activa y suele valer entre 30 Ω y 700 Ω . Se obtiene a partir de la resistencia de entrada del modelo en parámetros h, h_{ie} , que representa toda la resistencia de entrada.

$$r_{b'b} = h_{ie} - r_\pi \tag{A.2.42}$$

Tanto h_{ie} como r_{π} se deben evaluar en el mismo punto Q de operación.

Las capacidades se obtendrán de las siguientes expresiones,

$$C_{cb} = C_{ob} \tag{A.2.43}$$

y

$$C_{be} = \frac{g_m}{2\pi f_T} - C_{cb} \tag{A.2.44}$$

Todos los valores que necesitamos, como h_{ie} , C_{ob} , y f_T nos los debe facilitar el fabricante del transistor para que podamos calcular los parámetros de nuestro modelo.

Vamos a demostrar la expresión (A.2.44) ya que C_{be} es muy difícil de medir directamente y se suele calcular indirectamente relacionándola con f_T y g_m . Por definición, h_{fe} es la ganancia ac de una configuración emisor común donde se ha cortocircuitado en ac la salida.

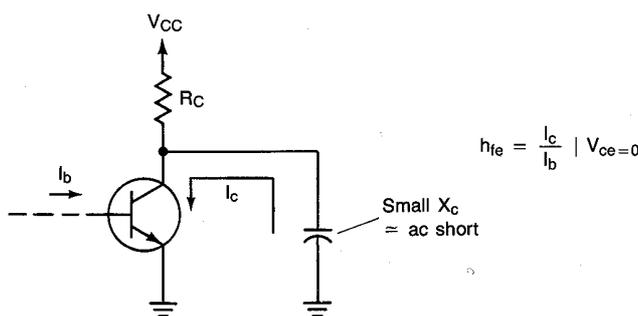


Fig. A.2.33: Definición de h_{fe} .

Si ahora aplicamos el modelo híbrido en π del transistor y cortocircuitamos su salida, el circuito queda como,

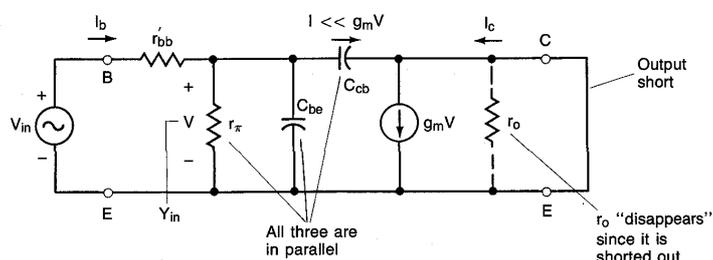


Fig. A.2.34: Aplicación de la definición de h_{fe} al circuito pero con el modelo híbrido en π en vez del transistor.

Vamos a utilizar este circuito para deducir la expresión de h_{fe} . Calcularemos primero la admitancia de entrada,

$$Y_{in} = \frac{1 + j\omega r_{\pi} (C_{be} + C_{cb})}{r_{\pi}} \tag{A.2.45}$$

y por tanto la impedancia de entrada es,

$$Z_{in} = \frac{r_{\pi}}{1 + j\omega r_{\pi}(C_{be} + C_{cb})} \quad (\text{A.2.46})$$

teniendo en cuenta que la tensión de control es $V = Z_{in} \cdot I_b$ y que la corriente a través de C_{cb} es mucho menor que la de la fuente de corriente $g_m V$, podemos suponer que la corriente de colector es íntegramente la corriente de la fuente de corriente controlada por V .

$$I_c = g_m V = \frac{g_m r_{\pi}}{1 + j\omega r_{\pi}(C_{be} + C_{cb})} I_b \quad (\text{A.2.47})$$

aplicando la definición de $r_{\pi} = h_{fe}/g_m$, pero sólo al numerador

$$I_c = \frac{h_{fe}}{1 + j\omega r_{\pi}(C_{be} + C_{cb})} I_b \quad (\text{A.2.48})$$

Esta expresión representa la respuesta en frecuencia de la ganancia ac del transistor.

$$h_{fd}[f] = \frac{I_c}{I_b} = \frac{h_{fe}}{1 + j\omega r_{\pi}(C_{be} + C_{cb})} \quad (\text{A.2.49})$$

donde la h_{fe} del numerador representa la ganancia a baja frecuencia.

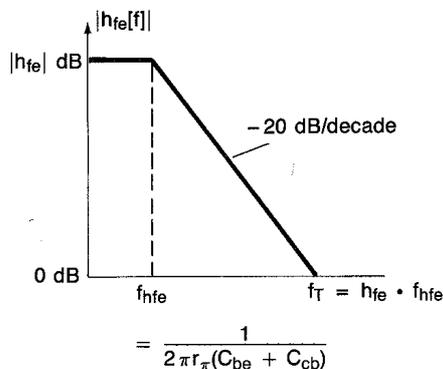


Fig. A.2.35: Respuesta en frecuencia de la ganancia ac h_{fe} del transistor en emisor común.

Por tanto la frecuencia de corte de la ganancia ac h_{fe} es,

$$f_{hfe} = \frac{1}{2\pi r_{\pi}(C_{be} + C_{cb})} \quad (\text{A.2.50})$$

de donde podemos despejar la capacidad C_{be} ,

$$C_{be} = \frac{1}{2\pi r_{\pi} f_{hfe}} - C_{cb} \quad (\text{A.2.51})$$

Para la respuesta en frecuencia de la ganancia ac h_{fe} se conserva el producto ganancia por ancho de banda. Conociendo la frecuencia a la que la ganancia cae a la unidad, f_T o frecuencia de transición,

$$f_T = h_{fe} f_{hfe} \tag{A.2.52}$$

y sustituyendo la expresión de f_{hfe} deducida de la expresión anterior en (A.2.51) llegamos a que,

$$C_{be} = \frac{h_{fe}}{2\pi r_{\pi} f_T} - C_{cb} \tag{A.2.53}$$

y aplicando la definición de r_{π} llegamos a la expresión que buscábamos,

$$C_{be} = \frac{g_m}{2\pi f_T} - C_{cb} \tag{A.2.54}$$

A.2.6.1.3. El teorema de Miller

Vamos a introducir un teorema muy utilizado a altas frecuencias ya que es muy útil para poder simplificar los circuitos a resolver. Este teorema nos permite calcular fácilmente la impedancia de entrada y salida de un amplificador con realimentación. Veamos primero como influye la realimentación en la impedancia de salida. El siguiente circuito muestra un amplificador genérico realimentado.

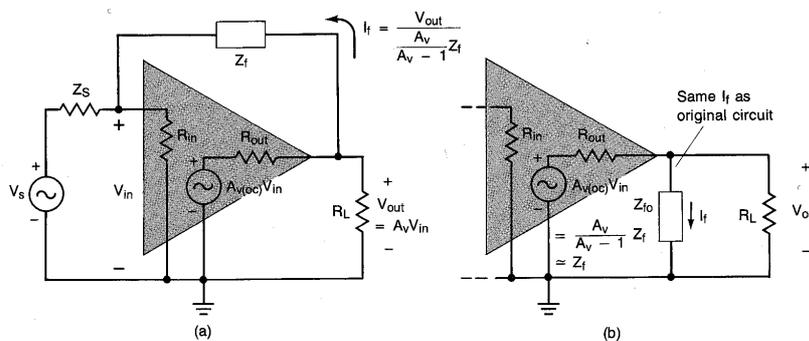


Fig. A.2.36: Teorema de Miller aplicado a la impedancia de salida, (a) antes de aplicar el teorema, (b) después de aplicar el teorema.

En esta configuración la corriente por la realimentación es,

$$I_f = \frac{V_{out} - V_{in}}{Z_f} \tag{A.2.55}$$

y teniendo en cuenta la expresión de la ganancia,

$$A_v = \frac{V_{out}}{V_{in}} = \frac{R_L}{R_L + R_{out}} A_{v(oc)} \quad (A.2.56)$$

entonces

$$I_f = \frac{V_{out} - V_{out}/A_v}{Z_f} = \frac{V_{out}}{A_v Z_f / (A_v - 1)} \quad (A.2.57)$$

A partir de esta última expresión podemos afirmar que a la salida del amplificador se ve una impedancia igual a Z_{fo} debido a la realimentación.

$$Z_{fo} = \frac{A_v}{A_v - 1} Z_f \approx Z_f \quad (A.2.58)$$

De la misma manera si se mira la impedancia de entrada, ésta también se ve afectada por la realimentación.

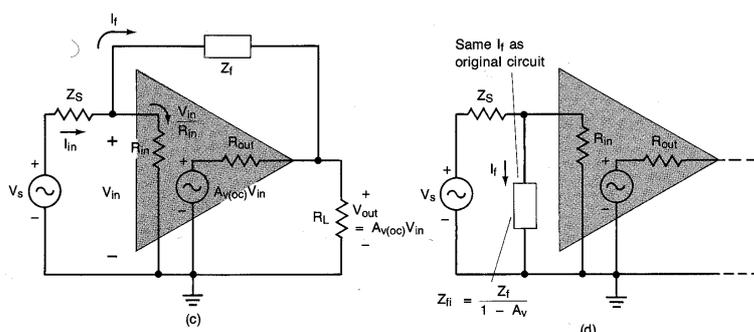


Fig. A.2.37: Teorema de Miller aplicado a la impedancia de entrada, (a) antes de aplicar el teorema, (b) después de aplicar el teorema.

La corriente de entrada del amplificador será,

$$I_{in} = \frac{V_{in}}{R_{in}} + \frac{V_{in} - V_{out}}{Z_f} = \left(\frac{1}{R_{in}} + \frac{1 - A_v}{Z_f} \right) V_{in} \quad (A.2.59)$$

lo que equivale a una admitancia de entrada igual a

$$Y_{in} = \frac{1}{R_{in}} + \frac{1 - A_v}{Z_f} \quad (A.2.60)$$

como las admitancias en paralelo se suman vemos que aparece un segundo término que se añade a la impedancia de entrada R_{in} . Esta resistencia de entrada adicional debido a la realimentación vale entonces,

$$Z_{fi} = \frac{1}{1 - A_v} Z_f \quad (A.2.61)$$

Esta última expresión es la que juega un papel más importante ya que debido a que la ganancia suele ser alta, el valor de Z_{fi} es pequeño, lo que no suele ser deseable en un amplificador normalmente.

A.2.6.2. El transistor en régimen de gran señal

El régimen de gran señal es cuando el transistor tiene que amplificar señales que ya hacen operar al componente fuera de la zona lineal. El resultado suele ser que la señal de salida está distorsionada. Para medir el grado de distorsión se suele medir la distorsión armónica total o THD de la señal. Partiendo del hecho que la labor principal del transistor es amplificar, se han desarrollado diferentes estructuras para amplificar señales y reducir la distorsión al mínimo. La polarización idónea que hace trabajar al transistor en zona lineal se llama clase A, pero también es la estructura con un menor rendimiento. Para mejorar el rendimiento se desarrollaron otras estructuras que, para reducir la distorsión, utilizan más de un transistor.

A.2.6.2.1. El transistor en régimen de conmutación

Una de las aplicaciones más comunes en régimen de gran señal es la conmutación. En este modo de funcionamiento se aprovechan los transistores BJT de potencia como interruptores y pasan de estar en corte a saturación. No suelen trabajar en la zona activa para evitar las pérdidas que se producen en ella.

El problema más importante en este modo de funcionamiento aparece durante el paso a corte del transistor y es la cola de corriente. Este fenómeno es característico de todos los dispositivos en que hay almacenamiento de portadores minoritarios y se debe a que antes de apagar el transistor hay que extraer todos los portadores en exceso almacenados. Esta extracción hay que hacerla con la velocidad adecuada ya que si se extraen demasiado rápido, se cortará el transistor pero sin extraer todos los portadores.

Como se ha comentado, el paso a corte del transistor requiere eliminar toda la carga almacenada en el transistor. Esto puede ser conseguido simplemente reduciendo la corriente de base a cero y confiando en que el proceso de recombinación interna en el transistor elimine la carga. Sin embargo, eso en la práctica tardaría mucho tiempo de forma que para acelerar el proceso de eliminación de carga lo que se utiliza es un proceso de extracción mediante una corriente de base negativa. El proceso es iniciado en $t = 0$, momento en el cual la corriente de base es cambiada a un valor negativo de polarización, bien de forma abrupta (función escalón) o más gradual (con una pendiente controlada, di_B/dt). Estos dos casos corresponden a las dos figuras siguientes. Partimos de un estado de saturación dura y durante el intervalo de tiempo etiquetado como t_s , la corriente de colector permanece en su valor a ON mientras que parte de la carga almacenada en exceso es eliminada. Al llegar a t_s se entra en el estado de cuasisaturación y la v_{BE} empieza a caer con una pendiente pequeña. Después de un intervalo de tiempo t_{rv1} el transistor entra en el modo activo de operación. El incremento de la β_{DC} del transistor al entrar en el modo activo de operación provoca que v_{CE} complete su crecimiento hasta la tensión de alimentación con una pendiente mucho más escarpada cuando la corriente

de colector, todavía constante, carga la capacidad de la zona de agotamiento de la unión colector-base. El crecimiento de v_{CE} termina en t_{rv2} , momento en el cual la corriente de colector empieza a caer.

Si la corriente de base es cambiada a un valor negativo con pendiente controlada el resto de carga almacenada es eliminada en un tiempo t_{fi} tiempo en el que la corriente de colector se hace cero cargándose la capacidad de la zona de agotamiento de la unión base-emisor a un valor negativo. De esa forma el BJT entra en el estado de corte.

Si se impone una gran corriente de base negativa con una transición rápida en $t = 0$ hay cambios significativos en lo que respecta a la corriente de colector. Los intervalos de tiempo t_s , t_{rv1} y t_{rv2} se acortarían. La mayor parte de la carga almacenada en base sería eliminada, bastante más que con el anterior método. Sin embargo, no sucede lo mismo para la carga almacenada en la región n^- ya que la mayor parte de dicha carga es eliminada por la corriente de colector y no por la corriente de base. Un intervalo de tiempo t_{fi1} muy corto es suficiente para eliminar la carga todavía almacenada en base de manera que la unión base-emisor pasa a estar inversamente polarizada. Al estar dicha unión inversamente polarizada, la velocidad de extracción de portadores de la zona n^- será mucho más lenta que en el anterior caso pues la corriente de colector será igual a la corriente negativa de base y no β_{DC} veces mayor. Esta pérdida de ganancia en corriente produce la larga cola de la forma de onda de la corriente de colector durante t_{fi2} . Este tiempo no es deseable pues conduce a un incremento en las pérdidas de conmutación.

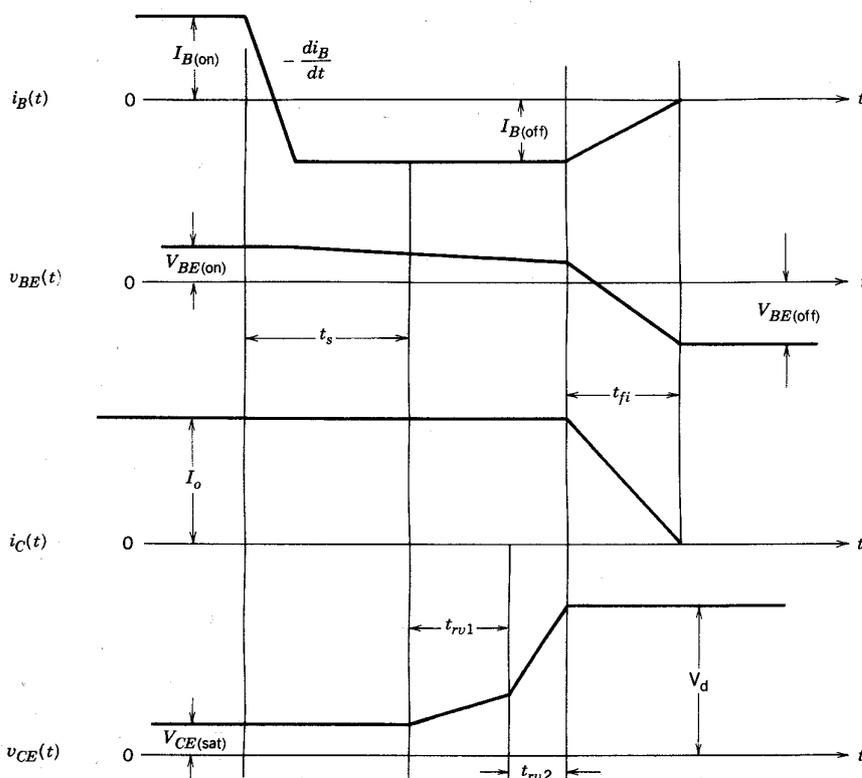


Fig. A.2.38: Conmutación a OFF de un transistor de potencia con corriente de base cambiada a un valor negativo con pendiente controlada.

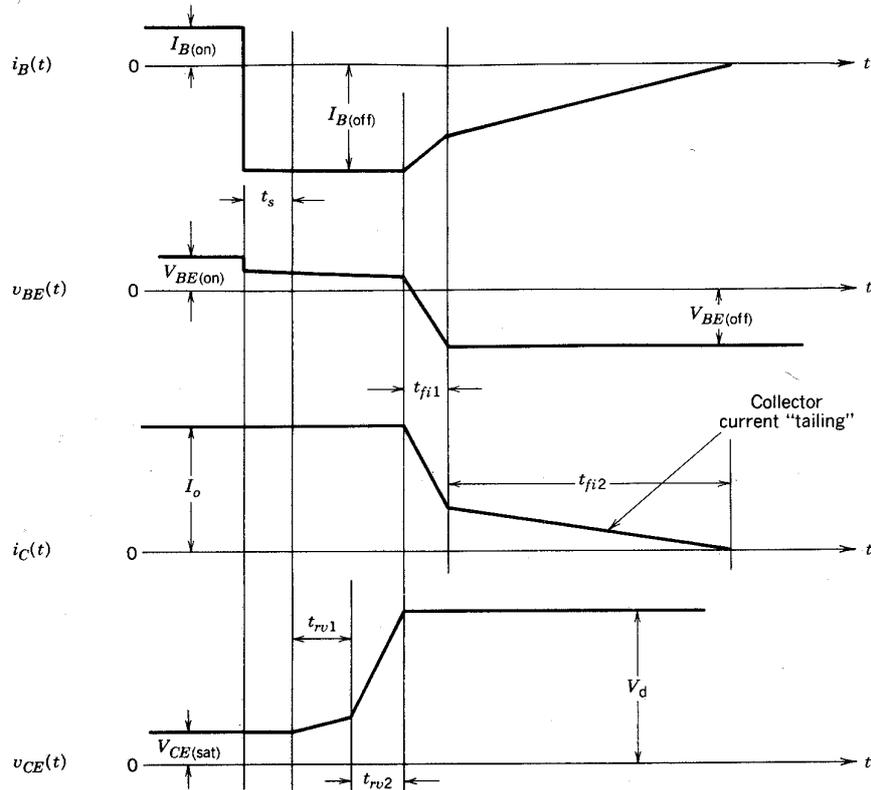


Fig. A.2.39: Conmutación a OFF de un transistor de potencia con corriente de base cambiada a un valor negativo de forma rápida donde se observa el efecto de cola de corriente.