



UNIVERSITAT DE VALÈNCIA

## INGENYERIA TÈCNICA DE TELECOMUNICACIÓ (Sistemas Electrónicos).

### **COMPONENTES Y CIRCUITOS ELECTRÓNICOS DIGITALES (13097)**

**GRUPO: A**

**CURSO: 2006-07**

**CRÉDITOS: 6+4.5**

**PROFESOR: Manuel Bataller Mompeán**

### **OBJETIVOS BÁSICOS DE APRENDIZAJE.**

- Conocer los sistemas binario, octal y hexadecimal y la representación en complemento a 1 y a 2.
- Conocer los métodos de simplificación de funciones lógicas.
- Aprender las características básicas de las familias lógicas.
- Conocer los subsistemas combinacionales y secuenciales básicos.
- Reconocer y comprender las estructuras básicas de conversión A/D y D/A.

### **PROGRAMA DE TEORÍA.**

**TEMA 1: SISTEMAS Y CÓDIGOS DE NUMERACIÓN.** Números decimales, binarios, hexadecimales y octales. Conversión entre bases. Representación binaria y aritmética de números con signo. Representación en coma fija y coma flotante. Codificación de la información.

**TEMA 2: ÁLGEBRA DE BOOLE.** Teoremas del álgebra de Boole. Formas canónicas de las funciones lógicas: suma de productos y producto de sumas.

**TEMA 3: SIMPLIFICACIÓN DE FUNCIONES LÓGICAS.** Representación de las funciones lógicas. Método del mapa de Karnaugh: ejemplos de diseño. Método de Quine-McCluskey: ejemplos de diseño. Multifunciones. Síntesis de circuitos combinacionales. Riesgos lógicos.

**TEMA 4: INTRODUCCIÓN A LAS FAMILIAS LÓGICAS.** Características de los CIs: de transferencia y de entrada-salida. Parámetros característicos de un CI: fan-out, margen de ruido, retardo de propagación, disipación de potencia, etc.

**TEMA 5: FAMILIAS LÓGICAS BIPOLARES.** Lógica de acoplo directo (DCTL). Lógica resistencia-transistor (RTL). Lógica diodo-transistor (DTL). Lógica transistor-transistor (TTL). Lógica de inyección integrada. Lógica acoplada por emisor (ECL).

**TEMA 6: FAMILIAS LÓGICAS MOS.** Introducción al MOS. Lógica PMOS y NMOS. Lógica con transistores MOSFET complementarios (CMOS). Familias MOS avanzadas. Interfaces. Comparativa.

**TEMA 7: SIMULADORES.** Introducción. Electronics Workbench: introducción, barra de componentes, instrumentos, etc. PSPICE: introducción, librerías, tipos de simulación, estímulos digitales, etc.

**TEMA 8: CIRCUITOS COMBINACIONALES MSI.** Codificadores y Decodificadores. Multiplexores y Demultiplexores. Comparadores. Generador-Comprobador de paridad. Circuitos aritméticos. Diseño de sistemas combinacionales con circuitos MSI.

**TEMA 9: BIESTABLES.** Biestable R-S: funcionamiento síncrono y asíncrono. Biestable J-K. Biestable maestro-esclavo. Biestable D. Biestable T.

**TEMA 10: CIRCUITOS SECUENCIALES.** Registros de desplazamiento. Contadores. Análisis y diseño de circuitos secuenciales síncronos y asíncronos.

**TEMA 11: CIRCUITOS DIGITALES DE TEMPORIZACIÓN Y RELOJ.** Puertas Trigger de Schmitt. Monoestable con 555. Circuitos temporizadores con puertas lógicas. Circuitos temporizadores digitales. Astable con 555. Circuitos de reloj con puertas lógicas. Circuitos astables digitales.

**TEMA 12: CONVERSORES D/A.** Introducción. Características. Conversor D/A de resistencias ponderadas. Conversores D/A basados en escaleras R-2R. Elementos de un conversor. Formato de las señales de entrada y salida. Especificaciones.

**TEMA 13: CONVERSORES A/D.** Introducción. Conversor A/D paralelo. Conversor A/D de pendiente única. Conversor A/D de doble pendiente. Conversor A/D basado en contador. Conversor A/D de aproximaciones sucesivas. Otros conversores.

### **PROGRAMA DE LABORATORIO.**

En este laboratorio se pretende proporcionar al alumno una formación adecuada de tipo práctico de los componentes y circuitos digitales, enfrentándose a los problemas reales que surgen al trasladar los conocimientos académicos al laboratorio.

**PRÁCTICA 1.** Simplificación de funciones lógicas.

**PRÁCTICA 2.** Estudio de puertas lógicas TTL y CMOS.

**PRÁCTICA 3.** Diseño y análisis de circuitos combinacionales.

**PRÁCTICA 4.** Diseño y análisis de circuitos aritméticos..

**PRÁCTICA 5.** Estudio de biestables con puertas lógicas.

**PRÁCTICA 6.** Diseño y análisis de circuitos secuenciales.

**PRÁCTICA 7.** Diseño y análisis de circuitos digitales temporales.

### **BIBLIOGRAFÍA.**

1. Angulo Usategui, J. M.; Garcia Zubía, J. "Sistemas Digitales y Tecnología de Computadores". Paraninfo, 2002.
2. Casanova Peláez, P.; García Martínez N.; Torres Barragán J.A. "Tecnologías Digitales". Paraninfo, 1993.
3. Floyd, T.L. "Fundamentos de Sistemas Digitales.". Prentice Hall, 1997.
4. García Sánchez, J.E.; Gil Tomás D.; Martínez Iniesta, M. "Circuitos y Sistemas Digitales". Tebar Flores, 1992.
5. Gajski, D. "Principios de Diseño Digital". Prentice Hall, 1997.
6. Godoy R. W. "OrCAD PSpice para Windows. Volumen III: Datos y comunicaciones digitales". Prentice-Hall, 2004.
7. Hayes, J.P. "Introducción al Diseño Lógico Digital". Addison-Wesley, 1996.
8. Hill, J.; Peterson, G. "Teoría de conmutación y diseño lógico". Ed. Limusa, 1992.
9. Lloris, A.; Prieto, A. "Diseño Lógico". McGraw-Hill, 1996.
10. Malvino, A.; Leach, D. "Principios y aplicaciones digitales". Marcombo, 1988.
11. Muñoz Merino E. " Circuitos Electrónicos Digitales II". Servicio de Publicaciones E.T.S.I.T.M, 1989.
12. Taub, H.; Schilling, D. "Electrónica digital integrada." Marcombo, 1980.

## **SISTEMA DE EVALUACIÓN.**

- El alumno dispone de dos convocatorias anuales oficiales, a celebrarse en los meses de Junio y Septiembre.
- Se realizará un examen parcial a la finalización del 1er. cuatrimestre, que eliminará materia si la nota obtenida es igual o superior a 5. Constará de un determinado número de cuestiones de tipo teórico y práctico de acuerdo con el nivel de enseñanza impartido.
- Se realizará un examen de teoría en cada convocatoria, que incluirá un determinado número de cuestiones de tipo teórico y práctico de acuerdo con el nivel de enseñanza impartido.
- Se realizará un examen de laboratorio en la última sesión del mismo, que incluirá un determinado número de cuestiones directamente relacionadas con las prácticas realizadas durante el curso. Todo aquel que supere dicha prueba no tendrá que presentarse al examen de la convocatoria de junio.
- Para poder presentarse al examen anterior, es requisito imprescindible haber asistido de forma habitual a las prácticas (no se pueden fallar más de 2 sesiones).
- Los que no lo aprueben, o no hayan asistido de forma habitual a las prácticas, tienen que presentarse al examen final de laboratorio (coincide con la fecha de teoría y no habrá ninguna cuestión sobre las prácticas realizadas).
- La nota global del módulo se compondrá del 35% de la nota de laboratorio y el 65% de la de teoría, siempre que se haya obtenido, al menos, el 40% de la nota máxima.
- La nota de laboratorio se guardará durante el siguiente curso académico, siempre que el alumno no diga lo contrario.