

PROGRAMA DE ELECTRÓNICA

- Teoría
- Laboratorio
- Normas de Evaluación
- Bibliografía

Curso 2010-2011

ELECTRÓNICA ANALÓGICA.

Tema 1. Procesos de conducción en semiconductores.

- 1.1. Teoría de bandas de energía de los cristales.
- 1.2. Semiconductores: intrínsecos y extrínsecos.
- 1.3. Ley de acción de masas.
- 1.4. Semiconductor extrínseco, movilidad de los portadores de carga: conductividad.
- 1.5. Creación y recombinación de pares.
- 1.6. Difusión de portadores en un semiconductor graduado.
- 1.7. La ecuación de continuidad.
- 1.8. Inyección de portadores minoritarios en un semiconductor extrínseco.
- 1.9. Variación de potencial en un semiconductor graduado.

Tema 2. Diodos semiconductores.

- 2.1. Tensión de contacto en una unión pn.
- 2.2. Concentración de portadores minoritarios en función de la tensión aplicada a una unión pn.
- 2.3. Resistencia dinámica del diodo.
- 2.4. Capacidades en un diodo.
 - 2.4.1. Capacidad de un diodo polarizado inversamente: Capacidad de carga espacial.
 - 2.4.2. Concentración de portadores minoritarios con polarización directa: Capacidad de difusión.
- 2.5. Tiempos de conmutación de una unión pn.
- 2.6. Modelos del diodo para gran señal.
- 2.7. Modelo de pequeña señal.
- 2.8. Diodos Zener.
- 2.9. Diodos Schotky: contactos óhmicos.

Tema 3. El transistor BJT.

- 3.1. El transistor de unión bipolar BJT.
- 3.2. Configuraciones del BJT.
 - 3.2.1 Configuración en base común.
 - 3.2.2 Configuración en emisor común.
 - 3.2.3 Configuración en colector común.
- 3.3. Tensión de Avalanche -Ruptura y máximo consumo.
- 3.4. Polarización del BJT: Punto de funcionamiento.
- 3.5. Modelos del BJT.
 - 3.5.1. Modelos de continua de un BJT.
 - 3.5.2. Modelos de pequeña señal de un BJT.
 - 3.5.2.1 Modelo en π de pequeña señal.
 - 3.5.2.2 Modelo de los parámetros híbridos para un BJT.
 - 3.5.2.2.1. Parámetros híbridos de la configuración de emisor común.
 - 3.5.2.2.2. Parámetros híbridos de la configuración de base común.

- 3.5.2.2.3. Parámetros híbridos de la configuración de colector común.
- 3.5.2.2.4. Análisis de los parámetros híbridos en las diferentes configuraciones.
- 3.6. Análisis de los amplificadores con BJT mediante los parámetros híbridos.
 - 3.6.1. Ganancia de corriente.
 - 3.6.2. Ganancia de tensión.
 - 3.6.3. Impedancia de entrada.
 - 3.6.4. Impedancia de salida.

Tema 4. Transistores unipolares.

- 4.1. Transistores unipolares: JFET y MOSFET.
- 4.2. El FET.
- 4.3. Polarización del FET
- 4.4. Modelo de pequeña señal del FET.
- 4.5. MOSFET.
 - 4.5.1. El MOSFET de deplexión.
 - 4.5.2. El MOSFET de acumulación.
- 4.6. Polarización del MOSTFET.
- 4.7. Modelo de pequeña señal del MOSTFET.

Tema 5. Amplificadores monoetapa.

- 5.1. Tipos de amplificadores: características básicas.
 - 5.1.1. Amplificador de tensión.
 - 5.1.2. Amplificador de corriente.
 - 5.1.3. Amplificador de transresistencia.
 - 5.1.4. Amplificador de transconductancia.
- 5.2. Amplificadores monoetapa con BJT.
 - 5.2.1. Punto de funcionamiento en la configuración de emisor común.
 - 5.2.2. Ganancia de tensión en la configuración de emisor común.
 - 5.2.3. Impedancia de entrada y de salida en la configuración de emisor común.
 - 5.2.4. Ajustes de mejora en la configuración de emisor común.
 - 5.2.5. La configuración de colector común.
 - 5.2.6. La configuración de base común.
- 5.3. Amplificadores monoetapa con FET y MOSFET.
 - 5.3.1. Amplificador en configuración de surtidor común.
 - 5.3.2. Amplificador en configuración de drenador común.
- 5.4. Respuesta en frecuencia de un amplificador.
 - 5.4.1. Respuesta de un amplificador a bajas frecuencias: frecuencia inferior de corte.
 - 5.4.2. Respuesta de un amplificador a altas frecuencias: frecuencia superior de corte.
 - 5.4.3. Respuesta en frecuencia global de un amplificador.

Tema 6. Amplificadores multietapa y realimentación.

- 6.1. Amplificadores multietapa.
 - 6.1.1. Selección del tipo de etapas.
 - 6.1.2. Respuesta en frecuencia.
- 6.2. Etapas mixtas.
- 6.3. El amplificador diferencial.
- 6.4. Análisis del amplificador diferencial.
- 6.5. Concepto de realimentación.
- 6.6. Tipos de realimentación.
- 6.7. Características del amplificador realimentado.
- 6.8. Realimentación negativa.
 - 6.8.1. Efectos sobre la ganancia.
 - 6.8.2. Efectos sobre el ancho de banda.
 - 6.8.3. Reducción de la distorsión no lineal.
 - 6.8.4. Efectos sobre la impedancia de entrada y salida.
- 6.9. Estabilidad de un amplificador realimentado.
 - 6.9.1. Criterio de estabilidad de Nyquist.
 - 6.9.2 Criterio de estabilidad basado en los Diagramas de Bode.
- 6.10. Osciladores: Condiciones de Barkhausen.

Tema 7. Amplificador operacional.

- 7.1. El amplificador operacional (A.O.) ideal.
- 7.2. El A.O. realimentado negativamente.
 - 7.2.1. El amplificador de tensión no inversor.
 - 7.2.2. El amplificador de tensión inversor.
 - 7.2.3. Circuito integrador y circuito derivador.
 - 7.2.4. Otros tipos de amplificadores.
 - 7.2.5. Otros tipos de aplicaciones lineales del A.O..
- 7.3. Aplicaciones no lineales de los A.O..
 - 7.3.1. Comparadores.
 - 7.3.1.a. Comparadores de nivel.
 - 7.3.1.b. Comparadores de ventana.
 - 7.3.2. Limitadores.
 - 7.3.3. Rectificadores de precisión: circuitos de valor absoluto.
 - 7.3.4. Osciladores con redes RC.
 - 7.3.4.1. Oscilador de cambio de fase.
 - 7.3.4.2. Oscilador en puente de Wien.
 - 7.3.5. Osciladores con redes LC.

ELECTRÓNICA DIGITAL

Tema 8. Álgebra de conmutación. Funciones lógicas.

- 8.1. Introducción a la Electrónica Digital.
- 8.2. Algebra de conmutación.
- 8.3. Funciones del álgebra de conmutación: Funciones lógicas.
- 8.4. Puertas lógicas.
 - 8.4.1. Puertas lógicas básicas.
 - 8.4.1.a. Puerta And (Y).
 - 8.4.1.b. Puerta Or (O).
 - 8.4.1.c. Puerta Not (No).
 - 8.4.1.d. Puerta Nand (NoY).
 - 8.4.1.e. Puerta Nor (NoO).
 - 8.4.1.f. Puerta EXor (Or Exclusiva).
 - 8.4.1.g. Puerta EXNor (NOr Exclusiva).
- 8.5. Síntesis y análisis de Funciones lógicas.
- 8.6. Simplificación de funciones lógicas: Tablas de Karnaugh.

Tema 9. Familias lógicas.

- 9.1. Introducción.
- 9.2. Características de las Familias Lógicas.
 - 9.2.1. Característica de transferencia.
 - 9.2.2. Márgenes de ruido.
 - 9.2.3. Velocidad.
 - 9.2.4. Disipación de potencia..
 - 9.2.5. Cargabilidad (Fan-Out).
- 9.3. Familias lógicas TTL.
 - 9.3.1. TTL estandar (SN 54/74).
 - 9.3.2. TTL_H (SN54H/74H).
 - 9.3.3. TTL_L(SN 54L/74L).
 - 9.3.4. TTL_S (SN 54S/74S).
 - 9.3.5. TTL_LS (SN 54LS/74LS).
 - 9.3.6. TTL_ALS.
 - 9.3.7. TTL_AS.
 - 9.3.8. TTL_F.
 - 9.3.9. Características de transferencia.
 - 9.3.10. Parámetros de transferencia.
 - 9.3.11. Cargabilidad (FAN-OUT).
 - 9.3.12. Flexibilidad.
 - 9.3.13. Consumos.
- 9.4. Familias lógicas CMOS.
 - 9.4.1. Flexibilidad lógica.
 - 9.4.2. Familia HE4000.
 - 9.4.3. Familia HC/HCT/HCU.
 - 9.4.4. Familia AC/ACT.
 - 9.4.4. Familia AC/ACT.

- 9.4.6. Parámetros característicos de las familias CMOS.
- 9.5. Consideraciones generales en la conexión de circuitos lógicos.
- 9.6. Perfiles de encaje de las familias lógicas TTL y CMOS.
- 9.7. Intensidades de entrada y salida de las familias lógicas TTL y CMOS.
- 9.8. Interconexión de diferentes familias.
 - 9.8.1. Interconexión de diferentes familias lógicas con igual tensión de alimentación.
 - 9.8.2. Alimentación de la familia excitadora menor que la familia excitada.
 - 9.8.3. Alimentación de la familia excitadora mayor que la de la familia excitada.
 - 9.8.4. Interconexión de ECL con TTL Y CMOS.
 - 9.8.5. Circuitos integrados adaptadores de nivel.

Tema 10. Circuitos y subsistemas combinacionales.

- 10.1. Generador comprobador de paridad.
- 10.2. Comparadores binarios.
- 10.3. Decodificadores.
- 10.4. Codificadores.
- 10.5. Multiplexores.
- 10.6. Subsistemas aritméticos.
- 10.7. Unidades aritmético lógicas (ALU).
- 10.8. Multiplicadores.
- 10.9. Subsistemas combinacionales programables: PLD.

Tema 11. Circuitos secuenciales I: biestables.

- 11.1. Introducción.
- 11.2. Concepto de biestable.
- 11.3. Biestable y Flip-Flop S-R.
- 11.4. El Flip-Flop Maestro-Esclavo.
- 11.5. El Flip-Flop J-K.
- 11.6. El Flip-Flop D.
- 11.7. El Flip-Flop D activado por flancos.
- 11.8. El Flip-Flop T.
- 11.9. Parámetros de funcionamiento en los Flip-Flop.

Tema 12. Circuitos secuenciales II: registros de desplazamiento, contadores y autómatas.

- 12.1. Registros de desplazamiento: tipos.
- 12.2. Contadores asincrónicos.
- 12.3. Contadores síncronos.
- 12.4. Contadores síncronos basados en registros de desplazamiento.
 - 12.4.1. Contadores en anillo.
 - 12.4.2. Contador en anillo entrecruzado o de Moebius.

- 12.4.3. Generadores de secuencias de longitud máxima.
- 12.5. Sistemas secuenciales síncronos.
 - 12.5.1.- Autómata de Mealy.
 - 12.5.2.- Autómata de Moore.
- 12.6. Síntesis de sistemas secuenciales síncronos.
- 12.9. Análisis de sistemas secuenciales síncronos.

Tema 13. Circuitos temporizadores.

- 13.1. Concepto de monostable.
- 13.2. Realización de monostables.
 - 13.2.1. Realización con transistores.
 - 13.2.2. Realización con amplificadores operacionales.
 - 13.2.3. Realización con puertas lógicas.
 - 13.2.4. Realización con circuitos integrados específicos.
- 13.3. Concepto de astable.
- 13.4. Realización de astables.
 - 13.4.1. Realización con transistores.
 - 13.4.2. Realización con amplificadores operacionales.
 - 13.4.3. Realización con puertas lógicas.
 - 13.4.4. Realización con el C.I. 555.

Tema 14. Sistemas de adquisición y procesamiento digital de señales.

- 14.1. Introducción.
- 14.2. Espectro de una señal analógica muestreada uniformemente en el tiempo.
- 14.3. Transductores.
- 14.4. Acondicionadores de señal de la señal analógica y conversión a digital.
 - 14.4.1. Amplificador de instrumentación.
 - 14.4.2. Amplificador de aislamiento.
 - 14.4.3. Multiplexor.
 - 14.4.4. Amplificador de ganancia programable.
 - 14.4.5. Filtros
 - 14.4.6. Circuitos de muestreo y retención.
 - 14.4.7. Conversores A/D.
 - 14.4.7.1 Conversor A/D paralelo: FLASH.
 - 14.4.7.2 Conversor A/D controlado por contador.
 - 14.4.7.3 Conversor A/D de aproximaciones sucesivas.
 - 14.4.7.4 Conversor A/D de doble rampa.
 - 14.4.7.5 Conversor A/D tensión frecuencia.
 - 14.4.7.6 Conversor A/D tensión tiempo.
 - 14.4.7.7 Otros conversores A/D.
- 14.5. Procesamiento de la señal digital: PDS
- 14.6. Conversores D/A.
 - 14.6.1 Conversor D/A de resistencias ponderadas.
 - 14.6.2 Conversor D/A en escalera.
 - 14.6.3 Conversor D/A con salida bipolar.
- 14.7. Acondicionamiento de la señal: filtrado.

LABORATORIO DE LA ASIGNATURA ELECTRÓNICA

ELECTRÓNICA ANALÓGICA.

Práctica 1. Instrumentación básica.

- 1.1. Instrumentación de la mesa del laboratorio.
 - 1.1.1. Fuente de alimentación.
 - 1.1.2. Multímetro.
 - 1.1.3. Generador de señales.
 - 1.1.4. Osciloscopio.
 - 1.1.5. Voltímetro de alterna.
 - 1.2. Elementos pasivos de dos terminales: resistencias y condensadores.
 - 1.3. Análisis de una red pasiva en el dominio de la frecuencia.
 - 1.3.1. Red R-C, filtro pasa baja.
 - 1.3.2. Red C-R, filtro pasa alta.
 - 1.4. Análisis de una red pasiva en el dominio del tiempo mediante una señal cuadrada periódica: constante de tiempo.
 - 1.4.1. Red R-C.
 - 1.4.2. Red C-R.
- Anexo I. Diagramas de Bode.
Anexo II. Transitorios en redes RC.

Práctica 2. Circuitos con Diodos.

- 2.1. Característica I-V de un diodo.
 - 2.1.1. Punto de funcionamiento.
 - 2.1.2. Resistencia dinámica.
 - 2.1.3. Rectificación de señales senoidales.

Práctica 3. Polarización de un amplificador monoetapa en emisor común: punto de funcionamiento, h_{FE} y h_{fe} .

- 3.1. Relación entre las corrientes de base y colector: h_{FE} y h_{fe} .
- 3.2. Punto de funcionamiento: recta de carga estática.
- 3.3. Recta de carga dinámica.

Práctica 4. Amplificador monoetapa en emisor común: ganancia de tensión, impedancia de entrada e impedancia de salida. Respuesta en frecuencia.

- 4.1. Selección de las características del amplificador.
- 4.2. Montaje y medidas.
- 4.3. Modificaciones al diseño.
- 4.4. Medida de la impedancia de entrada.
- 4.5. Medida de la impedancia de salida.

Práctica 5. EL Amplificador Operacional como amplificador de tensión.

- 5.1. El A.O. como amplificador de tensión inversor.
 - 5.1.1. Ajuste de tensión nula a la salida, para tensión de entrada nula. (Offset-null).
 - 5.1.2. Ganancia de tensión: respuesta en frecuencia.
 - 5.1.3. Impedancia de entrada y de salida.
 - 5.1.4. Velocidad de corte (Slew rate).
- 5.2. El A.O. como amplificador de tensión no inversor.
 - 5.2.1. Ajuste de tensión nula a la salida, para tensión de entrada nula. (Offset-null).
 - 5.2.2. Ganancia de tensión: respuesta en frecuencia.
 - 5.2.3. Impedancia de entrada y de salida.
 - 5.2.4. Velocidad de corte (Slew rate).

Práctica 6. Aplicaciones no lineales del A.O..

- 6.1. El disparador de Schmitt con A.O..
 - 6.1.1. Diseño.
 - 6.1.2. Análisis de funcionamiento.
- 6.2. Rectificador de precisión con A.O..
 - 6.2.1. Diseño.
 - 6.2.2. Análisis de funcionamiento.

Práctica 7. El oscilador en puente de Wien realizado con A.O..

- 7.1. Diseño: realimentación y ganancia.
- 7.2. Control de la amplitud de oscilación: métodos.

ELECTRÓNICA DIGITAL

Práctica 8. Puertas lógicas. Funciones lógicas.

- 8.1. Realización de los diferentes tipos de puertas lógicas a partir de puertas lógicas NAND de dos entradas: NOT, AND, OR, NOR, EXOR, EXNOR.
- 8.2. Realización de una función lógica.
 - 8.2.1. Realización mediante puertas NAND.
 - 8.2.2. Realización mediante puertas NOR.
- 8.3. Realización de una sonda lógica.

Práctica 9. Subsistemas Combinacionales.

- 9.1. Generador y comprobador de paridad: 74280
- 9.2. El Decodificador: 74138
- 9.3. El Multiplexores: 74151

BIBLIOGRAFÍA

1. Apuntes en la red (www.uv.es/~mugarra)
2. ELECTRÓNICA INTEGRADA: CIRCUITOS Y SISTEMAS ANALÓGICOS Y DIGITALES.
J. Millman, C. Halkias. Hispano Europea, 9ª ed. 1991.
3. SEMICONDUCTOR DEVICES.
Kanaan Kano, Prentice Hall 1998
4. ELECTRÓNICA ANALÓGICA INTEGRADA.
C. Pérez, E. Batalla, M. Iranzo, A. Sebastiá, A. Mocholí. S.P.U.P.V., 1993.
5. DISEÑO DIGITAL PRINCIPIOS Y PRÁCTICAS.
J. Wakerly. Prentice Hall, 1992.
6. SISTEMAS DIGITALES.
R. Tocci. Prentice Hall, 1993.
7. FUNDAMENTOS DE SISTEMAS DIGITALES
T.L. Floyd, Ed. Prentice Hall, 1996

NORMAS DE EVALUACIÓN

Existirá un examen parcial el 18 de Enero para evaluar los contenidos impartidos hasta esa fecha, y si el alumno obtiene en dicho examen una nota igual o superior a 5 queda exento de examinarse de dicha materia en la convocatoria de Junio. El 8 de Junio a las 9h. y el 8 de Julio a las 15h., se realizará el examen final de toda la asignatura.

La nota final se obtendrá de la nota de Teoría, que cuenta el 62,5% (7,5/12 créditos) de la nota final, y de la nota obtenida en Laboratorio, que cuenta el 37,5% (4,5/12 créditos) de la nota final. En ambas partes hay que obtener un mínimo de 4 para poder compensar con la otra parte y aprobar la asignatura.

Cada parcial constará de cuestiones, 5 puntos, y problemas, 5 puntos, para aprobar el parcial hay que obtener un mínimo de 1,5 puntos en cualquiera de las dos partes, y un total de 5 o más puntos.

El Laboratorio de Electrónica constará de 9 prácticas (algunas en dos sesiones) de tres horas de duración y dos sesiones de recuperación. Habrá un examen práctico que se realizará en el laboratorio y que será individual. En Septiembre existirá un examen de Laboratorio para aquellos alumnos que no hayan aprobado en Junio (el mismo día del examen y a continuación de este).

El aprobado en el Laboratorio, nota igual o superior a 5, se conservará durante un año a aquellos alumnos que deban repetir la asignatura al año siguiente.