

**FICHA IDENTIFICATIVA****DATOS DE LA ASIGNATURA****Código:** 34825**Nombre:** Implementación hardware de sistemas de procesado digital de señales**Ciclo:** Grado**Créditos ECTS:** 6**Curso académico:** 2026-27**TITULACIONES**

Titulación	Centro	Curso	Periodo
1402 - Grado en Ingeniería Electrónica de Telecomunicación	Escola Tècnica Superior d'Enginyeria	4	Segundo cuatrimestre

**MATERIAS**

Titulación	Materia	Carácter
1402 - Grado en Ingeniería Electrónica de Telecomunicación	Optatividad	OPTATIVA

**COORDINACIÓN**

MARTINEZ SOBER MARCELINO

ROSADO MUÑOZ ALFREDO

BATALLER MOMPEAN MANUEL

**RESUMEN**

La asignatura "Implementación Hardware de Sistemas de Procesado Digital de Señales", de 6 créditos ECTS, se imparte en el segundo cuatrimestre del Grado en Ingeniería Electrónica de Telecomunicación (GIET). Forma parte de la materia, "Señales, sistemas y servicios de Telecomunicación", tiene carácter optativo y está impartida por profesores del Departamento de Ingeniería Electrónica.

En la asignatura hay dos partes bien diferenciadas, si bien ambas están orientadas a la implementación de sistemas en dispositivos hardware. En la primera parte se ofrece a los estudiantes una profundización de contenidos en el campo de la lógica programable, tanto desde el punto de vista hardware como software. Se describen arquitecturas de dispositivos de última generación así como sus tecnologías de fabricación y aplicaciones. Se profundiza en el lenguaje de descripción de hardware VHDL para el modelado y diseño de circuitos electrónicos digitales y se describe el lenguaje VHDL orientado a síntesis. Se revisarán en detalle el estudio de sincronismos y cumplimiento de restricciones temporales para la correcta funcionalidad de los diseños. En la segunda parte se introduce los Procesadores digitales de Señal, como herramienta para realizar procesado digital de señales en tiempo real. Se describen los elementos básicos de un sistema de



estas características, herramientas de desarrollo y se procede a implementar ejemplos prácticos de algoritmos de procesado (filtrado digital, análisis frecuencial, etc)

Los contenidos deben permitir que un estudiante pueda abordar el diseño de un sistema digital siendo capaz de analizar una aplicación donde se requiera este tipo de diseños.

Se trata de una asignatura eminentemente práctica en la que, tras la introducción de los conceptos, los estudiantes realizarán numerosos ejercicios prácticos, fundamentalmente de diseño de sistemas digitales basados en FPGAs y DSPs, así como de experimentación en el laboratorio.

Los objetivos de la presente asignatura se resumen en los siguientes puntos:

- Diseñar correctamente un sistema digital basado en lógica programable.
- Emplear adecuadamente los lenguajes de descripción hardware para programación de dispositivos lógicos programables.
- Elegir adecuadamente un dispositivo lógico programable atendiendo a los requerimientos de diseño y los dispositivos existentes en el mercado.
- Planificar de forma correcta la estructura global de un sistema digital así como la interrelación entre sus diferentes elementos.
- Estimar con fiabilidad el retardo funcional de un sistema digital para permitir el correcto sincronismo con otros dispositivos externos y/o módulo funcionales internos.
- Familiarización con la placa de desarrollo TMS320C6713 y la herramienta de desarrollo Code Composer Studio.
- Romper la barrera existente entre los contenidos teóricos de procesado digital de señales y su implementación práctica en tiempo real.
- Implementación de bloques básicos de procesado digital en tiempo real.

Los contenidos de la asignatura son:

Dispositivos programables de alta densidad. Dispositivos PsoC. Lenguaje de descripción hardware VHDL. VHDL orientado a síntesis. Arquitectura básica de un procesador Digital de señales. Herramientas de programación: Code composer. Implementación de aplicaciones.

## CONOCIMIENTOS PREVIOS

## RELACIÓN CON OTRAS ASIGNATURAS DE LA MISMA TITULACIÓN

No se han especificado restricciones de matrícula con otras asignaturas del plan de estudios.

## OTROS TIPOS DE REQUISITOS

Para abordar con éxito la asignatura es recomendable que el estudiante posea los conocimientos previos



adquiridos en las asignaturas de Circuitos Electrónicos y Sistemas Electrónicos Digitales I, II, Señales y Sistemas Lineales, y Tratamiento Digital de Señales. Entre dichos conocimientos previos se incluyen:

- Sistemas de numeración
- Álgebra de Boole
- Minitérminos y Maxitérminos de una función lógica.
- Simplificación de funciones lógicas: métodos de Karnaugh y Quine-McCluskey
- Subsistemas Combinacionales

## COMPETENCIAS / RESULTADOS DE APRENDIZAJE

## DESCRIPCIÓN DE CONTENIDOS

### **1. Tecnologías y dispositivos para implementación hardware: Lógica Programable y Sistemas Programables en Chip.**

Introducción. Clasificación. Tipos. Dispositivos programables de ALTERA: familia clásica, MAX y FLEX. Dispositivos programables de XILINX: familia de CPLDs y de FPGAs. Otros dispositivos (Lattice, Actel, etc.). Introducción al PSoC. Familia de dispositivos de Cypress. Software de desarrollo PSoC Designer IDE.

### **2. Máquinas de estado algorítmicas**

Introducción. Definición. Carta ASM. Diseño de la unidad de control. Diseño de la unidad de cálculo. Metodología de diseño. Ejemplos.

### **3. Lenguaje de descripción hardware VHDL**

Elementos estructurales del VHDL. Tipos de datos predefinidos y definición de tipos propios. Sentencias secuenciales y concurrentes. Definición de librerías. Subprogramas. Bancos de pruebas.

### **4. LENGUAJE VHDL ORIENTADO A SÍNTESIS**

Consideraciones generales sobre el proceso de síntesis. Subconjunto VHDL sintetizable (lógica secuencial, combinacional, maquinas de estados finitos, generación de alta impedancia, etc. Recomendaciones generales de diseño.



## 5. Procesadores digitales de señal

Introducción. Descripción de los procesadores digitales de señal. Tipos de DSPs. Definición de tiempo real. Aplicaciones

## 6. Sistema de Desarrollo DSK 6713

Introducción al sistema de desarrollo DSK6713. Herramientas de desarrollo: Code composer Studio. Programas ejemplo.

## 7. Implementación de sistemas de Procesado

Generación de señales, implementación de filtros FIR, implementación de filtros IIR, transformada rápida de Fourier, filtros adaptativos: Ejemplos de aplicación.

## 8. Prácticas de laboratorio

PRÁCTICA 1: Descripción VHDL de Sistemas Combinacionales: síntesis e implementación hardware en CoolRunner-II CPLD. (3h)

PRÁCTICA 2: Descripción VHDL de Sistemas Secuenciales y de máquinas de estados: síntesis e implementación hardware en CoolRunner-II CPLD. (3.5h)

PRÁCTICA 3: Descripción VHDL de un Sistema Digital: síntesis e implementación hardware en CoolRunner-II CPLD. (3.5h)

PRÁCTICA 4: Diseño de filtros digitales en Matlab e implementación en tiempo real en la placa DSP: aplicación al filtrado de señales de audio. (3.5h)

PRÁCTICA 5: Detección de tonos DTMF utilizando el algoritmo de Goertzel. (3.5h)

PRÁCTICA 6: Aplicación práctica de procesado en tiempo real: análisis de electrocardiogramas (3.5h)

## VOLUMEN DE TRABAJO (HORAS)

### ACTIVIDADES PRESENCIALES

Actividad	Horas
Teoría	40,00
Laboratorio	20,00
<b>Total horas</b>	<b>60,00</b>

### ACTIVIDADES NO PRESENCIALES



Actividad	Horas
Asistencia a otras actividades	0,00
Elaboración de trabajos individuales o en grupo	0,00
Estudio y trabajo autónomo	13,00
Preparación de clases	52,00
Preparación de actividades de evaluación	25,00
Resolución de casos prácticos	0,00
<b>Total horas</b>	<b>90,00</b>

## METODOLOGÍA DOCENTE

Las actividades formativas se desarrollarán de acuerdo con la siguiente distribución:

### Actividades teóricas.

Descripción: En las clases teóricas se desarrollarán los temas proporcionando una visión global e integradora, analizando con mayor detalle los aspectos clave y de mayor complejidad, fomentando, en todo momento, la participación del estudiante.

### Actividades prácticas

Descripción: Complementan las actividades teóricas con el objetivo de aplicar los conceptos básicos y ampliarlos con el conocimiento y la experiencia que vayan adquiriendo durante la realización de los trabajos propuestos. Comprenden los siguientes tipos de actividades presenciales:

- Clases de problemas y cuestiones en aula
- Sesiones de discusión y resolución de problemas y ejercicios previamente trabajados por los estudiantes
- Prácticas de laboratorio.

Se utilizará la plataforma de e-learning (Aula Virtual) de la Universitat de València como soporte de comunicación con los estudiantes. A través de ella se tendrá acceso al material didáctico utilizado en clase, así como los problemas y ejercicios a resolver

## EVALUACIÓN

La asignatura se evaluará en dos mitades, correspondientes en mitad de la asignatura con contenido de



FPGAs y DSPs. Cada parte contará el 50% de la nota final, y para cada mitad la nota se calculará como a continuación se describe.

En primera convocatoria, se evaluará el aprendizaje de la asignatura utilizando una de las dos posibilidades siguientes:

1.- A través de la evaluación continua de las sesiones de laboratorio (TE5,R2,R9,R10) y de la realización de un determinado número de trabajos propuestos (TE5,R2,R9,R10). Los porcentajes según esta modalidad de evaluación serán los siguientes:

- 60% Evaluación de las prácticas de laboratorio
- 40% Evaluación de tareas

2.- A través de la realización de un examen teórico-práctico a la finalización del curso (TE5,R2,R9,R10), por medio de la evaluación continua de las sesiones de laboratorio (TE5,R2,R9,R10) y a partir de la realización de uno o más trabajos (TE5,R2,R9,R10). Para promediar las notas, será necesario que la nota del examen teórico sea igual o superior a 5. Los porcentajes según esta modalidad de evaluación serán los siguientes:

- 30% Examen teórico.
- 50% Evaluación de las prácticas de laboratorio.
- 20% Evaluación de tareas.

En segunda convocatoria, se evaluará el aprendizaje de la asignatura a través de la realización de un examen teórico-práctico que tendrá un peso del 100%.

En cualquier caso, el sistema de evaluación se regirá por el establecido en el Reglamento de Evaluación y Calificación de la Universitat de València para Grados y Másteres (<https://webges.uv.es/uvtaeweb/muestrainformacionedictopublicofrontaction.do?accion=inicio&idedictoseleccionado=5639>).

La copia o plagio manifiesto de cualquier actividad que forma parte de la evaluación supondrá la imposibilidad de superar la asignatura, sometiéndose seguidamente a los procedimientos disciplinarios oportunos indicados en el *PROTOCOLO DE ACTUACIÓN ANTE PRÁCTICAS FRAUDULENTAS EN LA UNIVERSITAT DE VALÈNCIA* ([ACGUV 123/2020](#)).

## BIBLIOGRAFÍA

- Xilinx Devices. [http://www.xilinx.com/products/silicon\\_solutions/](http://www.xilinx.com/products/silicon_solutions/)
- Floyd, T.L. "Fundamentos de Sistemas Digitales.". Prentice Hall, 2007.
- Machado, F.; Borromeo, S.; Malpica, N. ¿Diseño Digital Avanzado con VHDL (Vol. 1)¿. Colección Textos Docentes Universidad Rey Juan Carlos, 2009
- Thad B.Welch, Cameron H.G.Wright, Michael G. Morrow. Real Time Digital Signal Processing from MATLAB to C with the TMS320C6X DSPs (segunda edición). CRC Press. 2012



- R. Chassaing and D. Reay, Digital Signal Processing and Applications with the TMS320C6713 and TMS320C6416 DSK. ,2nd ed.Hoboken NJ: John Wiley & Sons, 2008, pp. 576. ISBN: 9780470138663 (Disponible e-libro)
- S.M. Kuo, B.H. Lee, W. Tian, Real-time digital signal processing : implementations and applications, 2 ed. John Wiley, 2007. ISBN:9780470014950
- Altera Devices. <http://www.altera.com/products/devices/dev-index.jsp>
- Pardo, F.; Boluda, J. A.; "VHDL: Lenguaje para síntesis y diseño de circuitos digitales". Ed. Rama, 1999.
- Proakis, John G. Tratamiento digital de señales / John G. Proakis, Dimitris G. Manolakis Madrid [etc.] : Pearson-Prentice Hall, 2007