

**FITXA IDENTIFICATIVA****DADES DE L'ASSIGNATURA****Codi:** 34825**Nom:** Implementació hardware de sistemes de processat digital de senyal**Cicle:** Grau**Crèdits ECTS:** 6**Curs acadèmic:** 2026-27**TITULACIONS**

Titulació	Centre	Curs	Període
1402 - Grau en Enginyeria Electrònica de Telecomunicació	Escola Tècnica Superior d'Enginyeria	4	Segon quadrimestre

MATÈRIES

Titulació	Matèria	Caràcter
1402 - Grau en Enginyeria Electrònica de Telecomunicació	Optatividad	OPTATIVA

COORDINACIÓ

MARTINEZ SOBER MARCELINO

ROSADO MUÑOZ ALFREDO

BATALLER MOMPEAN MANUEL

RESUM

L'assignatura de "Implementació Hardware de Sistemes de Processat Digital de Señales", de 6 crèdits ECTS, s'impartix en el segon quadrimestre del Grau en Enginyeria Electrònica de Telecomunicació (GIET). Forma part de la matèria, "Señales, sistemes i servicis de Telecomunicación", té caràcter optatiu i està impartida per professors del Departament d'Enginyeria Electrònica. En l'assignatura hi ha dos parts ben diferenciades, si bé ambdós estan orientades a la implementació de sistemes en dispositius maquinari. En la primera part s'oferix als estudiants una aprofundiment de continguts en el camp de la lògica programable, tant des del punt de vista maquinari com a programari. Es descriuen arquitectures de dispositius d'última generació així com les seues tecnologies de fabricació i aplicacions.

S'aprofundix en el llenguatge de descripció de maquinari VHDL per al modelatge i disseny de circuits electrònics digitals i es descriu el llenguatge VHDL orientat a síntesi. Es revisaran en detall l'estudi de sincronismes i compliment de restriccions temporals per a la correcta funcionalitat dels dissenys. En la segona part s'introdueix els Processadors digitals de Senyal, com a ferramenta per a realitzar processat digital de senyals en temps real. Es descriuen els elements bàsics d'un sistema d'estes característiques,



ferramentes de desenrotllament i es procedix a implementar exemples pràctics d'algoritmes de processat (filtrat digital, anàlisi freqüencial, etc) .

Els continguts han de permetre que un estudiant puga abordar el disseny d'un sistema digital sent capaç d'analitzar una aplicació on es requerisca este tipus de dissenys. Es tracta d'una assignatura eminentment pràctica en la que, després de la introducció dels conceptes, els estudiants realitzaran nombrosos exercicis pràctics, fonamentalment de disseny de sistemes digitals basats en FPGAs i DSPs, així com d'experimentació en el laboratori.

Els objectius de la present assignatura es resumixen en els punts següents:

- Dissenyar correctament un sistema digital basat en lògica programable.
- Emprar adequadament els llenguatges de descripció maquinari per a programació de dispositius lògics programables.
- Triar adequadament un dispositiu lògic programable atenent als requeriments de disseny i els dispositius existents en el mercat.
- Planificar de forma correcta l'estructura global d'un sistema digital així com la interrelació entre els seus diversos elements.
- Estimar amb fiabilitat el retard funcional d'un sistema digital per a permetre el correcte sincronisme amb altres dispositius externs y/o mòdul funcionals interns. o Familiarització amb la placa de desenrotllament TMS320C6713 i la ferramenta de desenrotllament Code Composer Studio.
- Trencar la barrera existent entre els continguts teòrics de processat digital de senyals i la seua implementació pràctica en temps real.
- Implementació de blocs bàsics de processat digital en temps real.

Els continguts de l'assignatura són: Dispositius programables d'alta densitat. Dispositius PsoC. Llenguatge de descripció maquinari VHDL. VHDL orientat a síntesi. Arquitectura bàsica d'un processador Digital de senyals. Ferramentes de programació: Code composer. Implementació d'aplicacions.

CONEIXEMENTS PREVIS

RELACIÓ AMB ALTRES ASSIGNATURES DE LA MATEIXA TITULACIÓ

No s'ha especificat restriccions de matrícula amb altres assignatures del pla d'estudis.

ALTRES TIPUS DE REQUISITS

Per a abordar amb èxit l'assignatura és recomanable que l'estudiant posseïska els coneixements previs adquirits en les assignatures de Circuits Electrònics i Sistemes Electrònics Digitals I, II, Senyals i Sistemes Lineals, i Tractament Digital de Senyals. Entre els dits coneixements previs s'inclouen:

- Sistemes de numeració
- Àlgebra de Boole
- Minitérminos i Maxitérminos d'una funció lògica.



- Simplificació de funcions lògiques: mètodes de Karnaugh i Quine-McCluskey
- Subsistemes Combinacionals i seqüencials

COMPETÈNCIES / RESULTATS D' APRENTATGE

DESCRIPCIÓ DE CONTINGUTS

1. Tecnologies i dispositius per a la implementació hardware: Lògica Programable i Sistemes

Introducció. Classificació. Tipus. Dispositius programables d'ALTERA: família clàssica, MAX i FLEX. Dispositius programables de XILINX: família de CPLDs i de FPGAs. Altres dispositius (Lattice, Actel, etc.). Introducció al PsoC. Família de dispositius de Cypress. Programari de desenrotllament PSoC Designer IDE.

2. Màquines d'estat algorítmiques

Introducció. Definició. Carta ASM. Disseny de la unitat de control. Disseny de la unitat de càlcul. Metodologia de disseny. Exemples.

3. Llenguatge de descripció hardware VHDL

Elements estructurals del VHDL. Tipus de dades predefinitos i definició de tipus propis. Sentències seqüencials i concurrents. Definició de llibreries. Subprogrames. Bancs de proves.

4. Llenguatge VHDL orientat a síntesi

Consideracions generals sobre el procés de síntesi. Subconjunt VHDL sintetitzable (lògica seqüencial, combinacional, màquines d'estats finits, generació d'alta impedància, etc. Recomanacions generals de disseny.

5. Processadors digitals del senyal

Introducció. Descripció dels processadors digitals de senyal. Tipus de DSPs. Definició de temps real. Aplicacions.



6. Sistema de desenvolupament DSK 6713

Introducció al sistema de desenrotllament DSK6713. Ferramentes de desenrotllament: Code composer Studio. Programes exemple.

7. Implementació de sistemes de processat

Generació de senyals, implementació de filtres FIR, implementació de filtres IIR, transformada ràpida de Fourier, filtres adaptatius: Exemples d'aplicació.

8. Pràctiques de laboratori

- PRÀCTICA 1: Descripció VHDL de Sistemes Combinacionals: síntesi i implementació maquinari en CoolRunner-II CPLD. (3h)
- PRÀCTICA 2: Descripció VHDL de Sistemes Seqüencials i de màquines d'estats: síntesi i implementació maquinari en CoolRunner-II CPLD. (3.5h)
- PRÀCTICA 3: Descripció VHDL d'un Sistema Digital: síntesi i implementació maquinari en CoolRunner-II CPLD. (3.5h)
- PRÀCTICA 4: Disseny de filtres digitals en Matlab i implementació en temps real en la placa DSP: aplicació al filtrat FIR de senyals d'àudio. (3.5h)
- PRÀCTICA 5: Detecció de freqüències DTMF mitjançant l'algorisme de Goertzel y filtrar IIR. (3.5h)
- PRÀCTICA 6: Aplicació pràctica de processat en temps real: anàlisi de electrocardiograma . (3.5 h)

VOLUM DE TREBALL (HORES)

ACTIVITATS PRESENCIALS

Activitat	Hores
Teoria	40,00
Laboratori	20,00
Total hores	60,00

ACTIVITATS NO PRESENCIALS

Activitat	Hores
Assistència a altres activitats	0,00
Elaboració de treballs individuals o en grup	0,00
Estudi i treball autònom	13,00
Preparació de classes	52,00
Preparació d'activitats d'avaluació	25,00
Resolució de casos pràctics	0,00
Total hores	90,00

METODOLOGIA DOCENT



Les activitats formatives es desenrotllaran d'acord amb la distribució següent:

Activitats teòriques.

Descripció: En les classes teòriques es desenrotllaran els temes proporcionant una visió global i integradora, analitzant amb major detall els aspectes clau i de major complexitat, fomentant, en tot moment, la participació de l'estudiant.

Activitats pràctiques.

Descripció: Complementen les activitats teòriques amb l'objectiu d'aplicar els conceptes bàsics i ampliar-los amb el coneixement i l'experiència que vagen adquirint durant la realització dels treballs proposats. Comprenen els següents tipus d'activitats presencials:

- Classes de problemes i qüestions en aula
- Sessions de discussió i resolució de problemes i exercicis prèviament treballats pels estudiants
- Pràctiques de laboratori.

S'utilitzarà la plataforma d'e-learning (Aula Virtual) de la Universitat de València com a suport de comunicació amb els estudiants. A través d'ella es tindrà accés al material didàctic utilitzat en classe, així com els problemes i exercicis a resoldre.

AVALUACIÓ

La assignatura s'avaluarà en dues meitats, corresponents a la meitat de la assignatura amb contingut de FPGAs i a la meitat amb el contingut de DSPs. Cada part contarà el 50% de la nota final, y per a cada meitat la nota es calcularà com a continuació es descriu.

En primera convocatòria, s'avaluarà l'aprenentatge de l'assignatura utilitzant una de les dos possibilitats següents:

1.- A través de l'avaluació continua de les sessions de laboratori (TE5,R2,R9,R10) i de la realització d'un determinat nombre de treballs proposats (TE5,R2,R9,R10). Els percentatges segons esta modalitat d'avaluació seran els següents:

- 60 % Avaluació de les pràctiques de laboratori
- 40 % Avaluació de tasques

2.- A través de la realització d'un examen teòrico-pràctic a la finalització del curs (TE5,R2,R9,R10), per mitjà de l'avaluació continua de les sessions de laboratori (TE5,R2,R9,R10) i a partir de la realització d'un o més treballs (TE5,R2,R9,R10). Per a amitjar les notes, serà necessari que la nota del examen teòric siga igual



o superior a 5. Els percentatges segons esta modalitat d'avaluació seran els següents:

- 30 % Examen teòric
- 50 % Avaluació de les pràctiques de laboratori.
- 20 % Avaluació de tasques.

En segona convocatòria, s'avaluarà l'aprenentatge de l'assignatura a través de la realització d'un examen teòric-pràctic que tindrà un pes del 100%.

En qualsevol cas, el sistema d'avaluació es regirà per l'establert en el Reglament de Avaluació i Qualificació de la Universitat de València per a Graus i Màsters

(<https://webges.uv.es/uvTaeWeb/MuestraInformacionEdictoPublicoFrontAction.do?accion=inicio&idEdictoSeleccionado=5639>)

La còpia o plagi manifest de qualsevol activitat que forma part de l'avaluació suposarà la impossibilitat de superar l'assignatura, sotmetent-se seguidament als procediments disciplinaris oportuns indicats en el **PROTOCOL D'ACTUACIÓ DAVANT PRÀCTIQUES FRAUDULENTES A LA UNIVERSITAT DE VALÈNCIA (ACGUV 123/2020)**.

BIBLIOGRAFIA

- Xilinx Devices. http://www.xilinx.com/products/silicon_solutions/
- Floyd, T.L. "Fundamentos de Sistemas Digitales.". Prentice Hall, 2007.
- Machado, F.; Borromeo, S.; Malpica, N. ¿Diseño Digital Avanzado con VHDL (Vol. 1)¿. Colección Textos Docentes Universidad Rey Juan Carlos, 2009
- Thad B.Welch, Cameron H.G.Wright, Michael G. Morrow. Real Time Digital Signal Processing from MATLAB to C with the TMS320C6X DSPs (segunda edición). CRC Press. 2012
- R. Chassaing and D. Reay, Digital Signal Processing and Applications with the TMS320C6713 and TMS320C6416 DSK. ,2nd ed.Hoboken NJ: John Wiley & Sons, 2008, pp. 576. ISBN: 9780470138663 (Disponible e-libro
- S.M. Kuo, B.H. Lee, W. Tian, Real-time digital signal processing : implementations and applications, 2 ed. John Wiley, 2007. ISBN:9780470014950
- Altera Devices. <http://www.altera.com/products/devices/dev-index.jsp>
- Pardo, F.; Boluda, J. A.; "VHDL: Lenguaje para síntesis y diseño de circuitos digitales". Ed. Rama, 1999.
- Proakis, John G. Tratamiento digital de señales / John G. Proakis, Dimitris G. Manolakis Madrid [etc.] : Pearson-Prentice Hall, 2007