

**FITXA IDENTIFICATIVA****DADES DE L'ASSIGNATURA**

Codi: 34883
Nom: Sistemes electrònics digitals II
Cicle: Grau
Crèdits ECTS: 6
Curs acadèmic: 2025-26

TITULACIONS

Titulació	Centre	Curs	Període
1403 - Grau d'Enginyeria Telemàtica	Escola Tècnica Superior d'Enginyeria	2	Segon quadrimestre
1935 - Doble Grau en Matemàtiques i Enginyeria Telemàtica	Facultat de Ciències Matemàtiques	3	Segon quadrimestre

MATÈRIES

Titulació	Matèria	Caràcter
1403 - Grau d'Enginyeria Telemàtica	Sistemes Electrónicos Digitales	OBLIGATÒRIA
1935 - Doble Grau en Matemàtiques i Enginyeria Telemàtica	Tercer curs	OBLIGATÒRIA

COORDINACIÓ

PEREZ SOLANO JUAN JOSE

RESUM

L'assignatura "Sistemes Electrònics Digitals II" és una assignatura obligatòria de segon curs del Grau en Enginyeria Telemàtica. Té assignada una dedicació de 6 ECTS que s'imparteixen en el primer quadrimestre del segon curs. Aquesta assignatura és part de la matèria "Sistemes Electrònics Digitals" del pla d'estudis del Grau en Enginyeria Telemàtica.

L'objectiu principal de "Sistemes Electrònics Digitals II" és proporcionar a l'alumnat una comprensió sòlida de l'estructura bàsica d'un ordinador i de com dissenyar sistemes electrònics digitals basats en microprocessadors. La primera secció del curs introdueix el llenguatge dels ordinadors concretament, el llenguatge màquina, presentant el conjunt d'instruccions, els formats de les instruccions i els modes d'adreçament dels operands. Després de tractar aquests conceptes fonamentals de manera general, l'estudi se centra en el microprocessador RISC-V. RISC-V és una arquitectura real que serveix de base per al microcontrolador comercial ESP32-C3, utilitzat en les sessions de laboratori del curs.

L'objectiu de la segona secció del curs és entendre el funcionament dels blocs bàsics que componen els



elements d'un ordinador i el seu paper en el desenvolupament de l'arquitectura del mateix. En aquesta secció, l'alumnat aprendrà a dissenyar el camí de dades (datapath) i la unitat de control. L'objectiu principal és comprendre com s'executen les instruccions dins del microprocessador i com dissenyar els components bàsics que l'integren. A més, l'alumnat explorarà el disseny de microprocessadors amb segmentació (pipelining), que milloren el rendiment de l'ordinador mitjançant l'execució paral·lela d'instruccions.

La tercera secció del curs se centra en el sistema de memòria jeràrquic. Comença amb una introducció a les diferents tecnologies de memòria que poden utilitzar-se per a construir el sistema de memòria d'un ordinador, permetent a l'alumnat comprendre'n les característiques en termes de rendiment, capacitat i cost. A continuació, es presenta el concepte de memòria principal i la seua organització interna. En aquesta etapa, s'espera que l'alumnat siga capaç de dissenyar un sistema de memòria xicotet i completar el mapa de memòria corresponent. Finalment, s'aborda el repte d'optimitzar el disseny del sistema de memòria sota restriccions de capacitat, rendiment i cost. La secció conclou presentant una solució basada en un disseny jeràrquic que inclou tres nivells: memòria cau, memòria principal i memòria virtual.

En la secció final del curs, l'alumnat aprendrà sobre l'intercanvi d'informació entre l'ordinador i els seus perifèrics. Es presentarà l'estructura del sistema d'entrada/eixida (E/S) i el procés de transferència d'informació. En finalitzar aquesta secció, l'alumnat haurà de ser capaç de determinar el mètode més adequat per a realitzar transferències de dades amb un perifèric determinat, ja siga mitjançant un enfocament basat en estats o mitjançant un mecanisme controlat per interrupcions.

CONEIXEMENTS PREVIS

RELACIÓ AMB ALTRES ASSIGNATURES DE LA MATEIXA TITULACIÓ

No s'ha especificat restriccions de matrícula amb altres assignatures del pla d'estudis.

ALTRES TIPUS DE REQUISITS

Es recomanable haver cursat les assignatures corresponents a la matèria Circuitos y componentes electrónicos y fotónicos.

COMPETÈNCIES / RESULTATS D' APRENENTATGE

-

G3 - Coneixement de matèries bàsiques i tecnologies que el capacite per a l'aprenentatge de nous mètodes i tecnologies, així com que el dote d'una gran versatilitat per adaptar-se a noves situacions.

G4 - Capacitat per resoldre problemes amb iniciativa, presa de decisions, creativitat, i de comunicar i transmetre coneixements, habilitats i destreses, comprenent la responsabilitat ètica i professional de l'activitat de l'enginyer tècnic de telecomunicació.

R9 - Capacitat d'anàlisi i de disseny de circuits convencionals i sequencials, sincrons i asincrons, i d'utilització de microprocessadors i circuits integrats.



DESCRIPCIÓ DE CONTINGUTS

1. Llenguatge màquina

- Introducció a l'arquitectura del computador.
- Tipus i formats d'instruccions.
- Maneres d'adreçament.
- El cas particular del RISC-V

2. Estructura interna del processador

- Ruta de dades i senyals de control.
- Disseny de la unitat de control.
- Segmentació

3. Jerarquia de memòria

- Disseny del sistema de memòria principal.
- Mapes de memòria.
- Disseny jeràrquic del sistema memòria.

4. Sistema d'entrada i eixida

- Mòduls i controladors d'Entrada i Eixida.
- Interrupcions.

VOLUM DE TREBALL (HORES)

ACTIVITATS PRESENCIALS

Activitat	Hores
Teoria	30,00
Pràctiques a l'aula	10,00
Laboratori	20,00
Total hores	60,00

ACTIVITATS NO PRESENCIALS

Activitat	Hores
Assistència a altres activitats	0,00



Elaboració de treballs individuals o en grup	0,00
Estudi i treball autònom	20,00
Preparació de classes	30,00
Preparació d'activitats d'avaluació	20,00
Resolució de casos pràctics	20,00
Total hores	90,00

METODOLOGIA DOCENT

Totes les activitats formatives de l'assignatura estan enfocades a la consecució de la competència R9.

Les activitats formatives es desenvoluparan d'acord amb la següent distribució:

El 40% de les hores dels crèdits ECTS (1 crèdit són 25 hores) es destinaran a les següents activitats presencials:

Activitats teòriques.

Descripció: En les classes teòriques es desenvoluparan els temes proporcionant una visió global i integradora, analitzant amb major detall els aspectes clau i de major complexitat, fomentant, en tot moment, la participació de l'estudiant.

Activitats pràctiques.

Descripció: Complementen les activitats teòriques amb l'objectiu d'aplicar els conceptes bàsics i ampliar-los amb el coneixement i l'experiència que vagen adquirint durant la realització dels treballs proposats. Comprenen els següents tipus d'activitats presencials:

- Classes de problemes i qüestions en aula
- Sessions de discussió i resolució de problemes i exercicis prèviament treballats per l'alumnat
- Pràctiques de laboratori
- Tutories programades (individualitzades o en grup)
- Realització de qüestionaris individuals d'avaluació en l'aula amb la presència del professorat.

Avaluació.



Descripció: Realització de qüestionaris individuals d'avaluació en l'aula amb la presència del professorat.

El 60% de les hores dels ECTS (25 hores per ECTS) es dedicaran a les següents activitats no presencials:

Treball personal de l'alumnat.

Descripció: Realització (fóra de l'aula) de treballs monogràfics, recerca bibliogràfica dirigida, qüestions i problemes, així com la preparació de classes i exàmens (estudi). Aquesta tasca es realitzarà de manera individual i intenta potenciar el treball autònom.

Treball en petits grups.

Descripció: Realització, per part de petits grups d'estudiants (2-4) de treballs, qüestions, problemes fóra de l'aula. Aquesta tasca complementa el treball individual i fomenta la capacitat d'integració en grups de treball.

S'utilitzarà la plataforma d'e-learning (Aula Virtual) de la Universitat de València com a suport de comunicació amb l'alumnat. A través d'ella es tindrà accés al material didàctic utilitzat en classe, així com els problemes i exercicis a resoldre.

AVALUACIÓ

L'avaluació de l'assignatura es durà a terme en la primera convocatòria preferentment mitjançant avaluació contínua (C) i l'avaluació de les activitats de laboratori (L).

La nota de l'avaluació contínua (C), es calcularà com la mitjana ponderada de 2 proves d'avaluació continuada realitzades durant el curs (P), al finalitzar cada bloc temàtic o grup de temes: P1 i P2. S'utilitzarà la següent expressió, que reflecteix el pes relatiu de cada bloc temàtic:

$$C = 0,6 * P1 + 0,4 * P2$$

Si la nota d'avaluació contínua C és major o igual a 5 l'estudiant no haurà de fer l'examen oficial de la primera convocatòria, calculant-se la nota de la primera convocatòria (N1a) com:

$$N1a = 0,8 * C + 0,2 * L$$

On la nota de laboratori (L) es calcularà com la mitjana aritmètica de l'avaluació de les sessions de laboratori.

Les notes d'avaluació contínua (C) i de laboratori (L) no són recuperables i la nota es mantindrà en les dues convocatòries.



En el cas que C sigui menor de 5 s'haurà de realitzar l'examen oficial de la primera convocatòria (Ex1), calculant-se la nota de la primera convocatòria (N1b):

$$N1b = 0,8 * \text{màxim} \{C, Ex1\} + 0,2 * L$$

En el cas que un estudiant que haja superat l'avaluació contínua (C es major de 5) vulga millorar la seva nota N1a, podrà presentar-se a l'examen Ex1.

La nota de la segona convocatòria (N2) es calcularà a partir de la nota de l'examen de la segona convocatòria Ex2 i amb la notes de laboratori (L) i avaluació contínua (C) obtingudes durant el curs:

$$N2 = 0,8 * \text{màxim} \{C, Ex2\} + 0,2 * L$$

La còpia o plagi manifest de qualsevol activitat que forma part de l'avaluació suposarà la impossibilitat de superar l'assignatura, sotmetent-se seguidament als procediments disciplinaris oportuns indicats en el **PROTOCOL D'ACTUACIÓ DAVANT PRÀCTIQUES FRAUDULENTES A LA UNIVERSITAT DE VALÈNCIA (ACGUV 123/2020)**.

En qualsevol cas, l'avaluació s'ajustarà a "**Reglament d'avaluació i qualificació de la Universitat de València per a títols de grau i de màster**" aprovat pel Consell de Govern de la UVEG de 30 de maig de 2017. En aquest reglament s'estableix bàsicament que les qualificacions seran numèriques de 0 a 10 amb expressió d'un decimal i a les quals s'ha d'afegir la qualificació qualitativa corresponent a l'escala següent:

- De 0 a 4,9: "Suspens"
- De 5 a 6,9: "Aprovat"
- De 7 a 8,9: "Notable"
- De 9 a 10: "Excel·lent" o "Excel·lent amb Matrícula d'Honor"

BIBLIOGRAFIA



- Computer Organization and Design RISC-V Edition. Patterson, D.A. y Hennesy, J. Reverté, Morgan Kaufmann. https://trobes.uv.es/permalink/34CVA_UV/1bttdu2/alma991010250003706258.
- Computer Organization and Architecture. William Stallings. 10^a ed. Pearson.
- RISC-V Assembly Language Programming : Unlock the Power of the RISC-V Instruction Set. Stephen Smith. 1^o ed. Apress. https://trobes.uv.es/permalink/34CVA_UV/1bttdu2/alma991010395463206258
- ESP32-C3 Hardware Reference (Web Espressif) <https://docs.espressif.com/projects/espidf/en/stable/esp32c3/hw-reference/index.html>