

Pràctica 3. Control de giro de un motor DC. Diseño VHDL y programación JTAG.

1. Introducción.

El sistema a desarrollar consiste en la implementación de un sistema de giro directo-inverso temporizado programable. Se dispone de un motor DC de 12V alimentado a través de dos relés capaces de invertir el sentido de giro dependiendo del estado de las señales de control (Tabla I). El diseño se probará en una placa especialmente diseñada a tal efecto, por lo que es necesario realizar todos los pasos en la metodología de diseño de circuitos programables, desde la entrada de diseño y simulación, hasta la programación del dispositivo.

Control Motor	Salida
00	Motor parado
01	Giro a derecha
10	Giro a izquierda
11	Motor parado

2. Objetivo de la práctica.

El giro debe realizarse cada cierto tiempo seleccionado a través de unos interruptores DIP con los que existen 8 diferentes temporizaciones (3 bits) que oscilan de 1 a 8 minutos. El tiempo transcurrido se debe medir a través de un contador que incrementa una unidad por cada pulso de reloj recibido a través de una señal de reloj externa de 1Hz; una vez realizado el giro, la cuenta debe volver a cero para comenzar un nuevo ciclo.

El recorrido que realiza el motor es semicircular (figura 1), el final de este trayecto viene marcado por dos finales de carrera que indican la llegada a sendos extremos mediante una activación a estado lógico '1'. De este modo, para seleccionar el sentido de giro del motor es necesario tener en cuenta la posición del motor y así hacerlo girar hacia la parte opuesta.

Como elemento añadido, se incluye un display de 7 segmentos en el que se debe visualizar el número de vueltas que se realizan (de cero a nueve), y un pulsador de volteo manual para activar el giro sin necesidad de esperar el transcurso del tiempo programado.

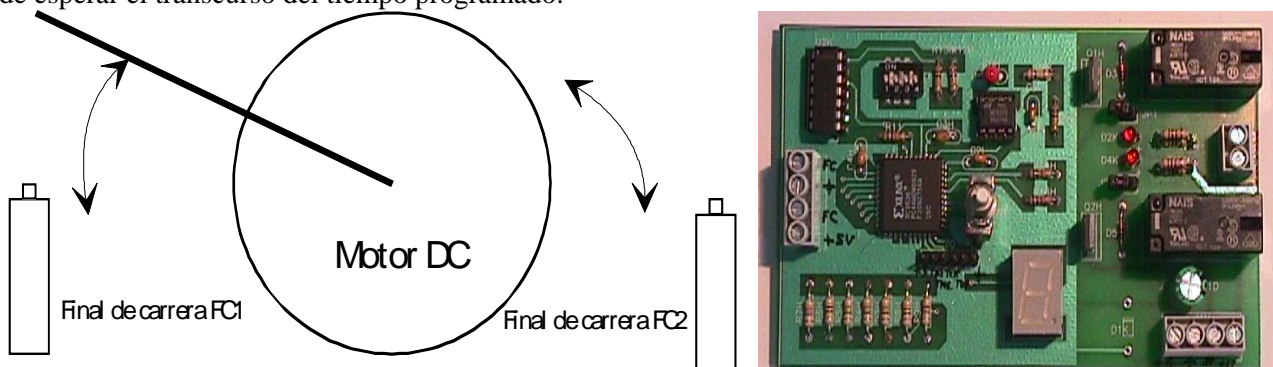


Figura 1. Esquema simplificado del sistema de giro de doble sentido y fotografía de la placa a emplear.

Las placas se encuentran completamente terminadas y emplean un dispositivo CPLD XC9536PC44-15 soldado directamente en placa con interface JTAG para programación in-situ.

La asignación de patillas que se debe realizar es la siguiente:

```
# Salidas para el display de 7 segmentos
NET a LOC = P42 ;
NET b LOC = P43 ;
NET c LOC = P44 ;
NET d LOC = P1 ;
NET e LOC = P2 ;
NET f LOC = P3 ;
NET g LOC = P4 ;
# Entrada para el volteo manual
NET Vman LOC = P22 ;
# Salidas de control de motor (Vizq-> giro a izqda, Vdcha->giro a derecha)
NET Vizq LOC = P24 ;
NET Vdcha LOC = P26 ;
```

```
# Entradas para finales de carrera
NET FCizq LOC = P9 ;
NET FCdcha LOC = P11 ;
# Entrada de reloj de 1Hz
NET RELOJ LOC = P29 ;
# Entradas de interruptores DIP para selección de tiempo de giro
NET SEL2 LOC = P34 ;
NET SEL1 LOC = P35 ;
NET SEL0 LOC = P36 ;
```

3. Pasos a seguir.

Se debe crear un proyecto nuevo donde el elemento jerárquico de mayor nivel es un esquema, pero donde se define un símbolo de librería que hace referencia a un módulo en VHDL que es el que posee la funcionalidad. Así, el esquema principal sólo contendrá las entradas/salidas junto con el símbolo que hace referencia a la descripción HDL.

Los pasos a seguir son los siguientes:

1. Crear un proyecto nuevo donde se incluya el fichero VHDL, el símbolo de esquemático y la simulación del sistema.
2. Se realiza la implementación en el dispositivo especificado, se vuelve a simular, esta vez mediante simulación con retards.
3. Se programa el dispositivo con **iMPACT** a través del puerto USB del PC.

4. Documentación a entregar.

Se entregará (o enviará por correo electrónico) un pequeño dossier que incluya el código VHDL del funcionamiento del sistema y explicación de cómo y por qué se ha realizado ese diseño, los recursos empleados en el dispositivo, los retards existentes, la opinión personal acerca de la práctica realizada y dificultades encontradas en el desarrollo de la misma.