

Interface con una memoria I²C modelo 24LC08B de Microchip.

1. Descripción.

El proyecto consiste en la lectura y escritura de datos de una memoria EEPROM de 8K con interface serie de tipo I²C. Por tanto, se debe implementar el protocolo de transmisión y recepción de datos entre la memoria y la FPGA. El dato a escribir en la memoria es de 8 bits, pero para su introducción por los interruptores switch7..switch0, limitaremos el dato y la dirección a 6 bits (switch5..switch0). Switch6 sirve para indicar si tenemos dirección o dato (0, 1 respectivamente) y switch7 sirve para validar la operación en su paso de estado bajo a alto.

El mecanismo de escritura es el siguiente: Primero se fija un valor de la dirección, se fija switch6 a cero y se pasa switch7 de bajo a alto. Seguidamente, se retorna switch7 a su valor bajo, se fija el dato, se cambia switch6 a valor alto, y se pasa switch7 de bajo a alto. Una vez realizados ambos pasos, se lanza el proceso de escritura del dato en EEPROM.

Para realizar una lectura, simplemente es necesario poner la dirección a leer en switch5..switch0 y pulsar el botón SPARE que aplica un valor bajo en la patilla 18 de la FPGA (normalmente este valor está a alto cuando el botón no está pulsado). El valor leído se mostrará en los dos display de 7 segmentos de la placa.

Información del funcionamiento de la memoria (datasheet del CI):

<http://www.microchip.com/1010/pline/memory/memdvce/ic/4to8/devices/24lc08b/index.htm>

Información genérica del funcionamiento del bus I²C:

<http://www.ping.be/~ping0751/i2cfaq/i2cindex.htm>